

UNIVERSIDAD NACIONAL DE INGENIERIA
Facultad de Ingeniería Eléctrica y Electrónica



**Diseño de un Sistema Convertidor y Expansor de
Troncales a Líneas de Abonados, adaptable
a la Red de ENTEL PERU**

T E S I S

Para optar el Título Profesional de
INGENIERO ELECTRONICO

William Rodrigo Tumbalobos Vásquez

Promoción 1984 - I

Lima — Perú

1990

I N D I C E

PROLOGO	9
CAPITULO I : DESARROLLO DEL SISTEMA	
1.1 Introducción	11
1.2 Análisis y Descripción del Sistema	11
1.3 Diseño del Sistema	
1.3.1 Hardware	13
1.3.2 Software	15
1.4 Características Principales	18
CAPITULO II : DISEÑO DEL HARDWARE	
2.1 Introducción	20
2.2 Especificaciones Técnicas	20
2.3 Principio de Operación	
2.3.1 Descripción General	21
2.3.2 Arquitectura del Sistema	22
2.3.3. Secuencia de Operaciones	23
2.4 Descripción de las Tarjetas	
2.4.1 Unidad Central de Proceso (UCP)	25
2.4.2 Decodificador de Puertos Entrada/Salida (DPES)	29
2.4.3 Circuito de Línea (CIRLIN)	32
2.4.4 Interfase de Señalización de Toma y Liberación (ISTL)	36
2.4.5 Interfase de Control de Corriente de Timbrado (ICCT)	37
2.4.6 Circuito de Troncal (CIRTK)	39
2.4.7 Unidad Generador de Tonos (UGT)	42
2.4.8 Unidad Generador de Corriente de Timbrado (UGCT) ...	45
2.4.9 Receptor de Dígitos Multifrecuencia (RDMF)	48
2.4.10 Receptor/Emisor de Multifrecuencia R2 (REMSI/IS) ...	51
2.4.11 Sincronizador de Canales de Audio (SINCAD)	56
2.4.12 Matriz de Abonados (MATAB)	74
2.4.13 Matriz de Troncales (MATTK)	78
2.4.14 Matriz de Señalización (MATSZ)	81
2.4.15 Retensor y Filtro (RETFIL)	85
2.4.16 Unidad Reguladora de $\pm 5V$. (UR5V)	88
2.4.17 Convertidor de 48VDC a $\pm 12VDC$ (C48V/12V)	89
CAPITULO III : DISEÑO DE SOFTWARE	
3.1 Introducción	91
3.2 Características	91
3.3 Principios de Operación	93

3.4	Descripción de los Módulos	
3.4.1	Programa Monitor CTK-64	
	A. Módulo de Inicialización	96
	B. Módulo de Programación Off-Line	96
	C. Módulo de Atención de Abonado	104
	D. Módulo de Atención de Troncal	111
	E. Módulo Receptor de Dígitos RDMF	120
	F. Módulo de Atención de un REMR2	123
	G. Módulo de Atención de Teclado y Display	132
3.4.2	Programa Paralelo de Interrupciones	
	A. Módulo de Exploración del Estado de los Abonados	140
	B. Módulo de Filtrado y Actualización del Estado de los Abonados	142
	C. Módulo de Exploración del Estado de las Troncales	146
	D. Módulo de Filtrado y Actualización del Estado de la Troncal	148
	E. Módulo de Actualización de Temporizadores	151
	F. Módulo de Atención de Teclado y Display	151
	CONCLUSIONES	154
	BIBLIOGRAFIA	157
	ANEXO A HOJAS DE DATOS.	
	ANEXO B : DIAGRAMAS CIRCUITALES Y CROQUIS.	

PROLOGO

Actualmente Entel Perú S.A. enfrenta una gran demanda de servicio telefónico en ciudades que no cuentan con centrales automáticas. Anteriormente se instalaban en estas ciudades abonados telefónicos extendidos utilizando canales de M.O., UHF ó VHF. Pero sucede que la capacidad instalada de líneas de abonado en algunas ciudades importantes ha sido agotada.

Por esta razón no es posible instalar mas extendidos, por otro lado se encontró que las centrales si cuentan con gran cantidad de circuitos troncales OTEM e ITEM. Entonces surgió la idea de utilizar estos circuitos conectándolos a un equipo que los convierta en líneas de abonado.

La Gerencia de Telefonía realizó el estudio de factibilidad técnico, tecnológico y económico el cual fue presentado al Directorio. Luego de su aprobación se dió inicio al diseño de un sistema con estas características según la PE-TEL-010-88 (Proyecto Especial de Telefonía).

Para el desarrollo de este sistema se analizó varios sistemas como la Central PRX, los concentradores de abonados MOD-20 y DCS-10 que se encuentran en operación en la Empresa. Posteriormente se realizó el diseño del sistema al que se le denominó Convertidor de Troncales

en Líneas de Abonados (CTK-64).

Proceso del Diseño:

- Se determinó los órganos necesarios para el funcionamiento del sistema (Subsistema Central de Proceso, Subsistema de Control de Abonados, etc.).
- Se realizó el diagrama de bloques en el cual se ha hecho un esquema de las diferentes interconexiones entre estos órganos.
- Se determinó el funcionamiento del sistema de acuerdo a las especificaciones técnicas de las troncales y líneas de abonado.
- Se desarrolló el software que utilizaría la Unidad Central de Proceso para controlar la conversión de troncales en líneas de abonados.

Para el diseño del Hardware del sistema se utilizó como soporte técnico osciloscopios, multímetros, generadores de onda, medidores de nivel, simuladores de líneas y para el diseño de los circuitos impresos se utilizó el paquete de programas Smart-Work.

Para el diseño y depuración del software se utilizó como soporte el computador CROMENCO SYSTEM THREE con sus paquetes de programas Macroassembler, Sbasic, Debug y Video.

Finalmente quiero agradecer el apoyo brindado por todo el personal de la Gerencia de Telefonía (técnico y administrativo) que hicieron posible la culminación de este proyecto.

CAPITULO I DESARROLLO DEL SISTEMA

1.1 Introducción

Este capítulo presenta el análisis realizado para el diseño, se describe el Hardware y Software y se dan las especificaciones técnicas del sistema.

1.2 Análisis y Descripción del Sistema

Para convertir las troncales en líneas de abonados se analizaron los diferentes equipos en operación en la Empresa. Luego se determinó las funciones del sistema:

- Alimentación del abonado.
- Monitoreo y supervisión del estado del abonado.
 Inyección de corriente de timbrado.
- Tonos de señalización (discar, ocupado, congestión, etc.).
- Receptores de dígitos de abonados.
- Conversión de 02 hilos a 05 hilos (abonados).
- Monitoreo y supervisión del estado de la troncal.
- Emisión y recepción de señalización de registros (troncal).
- Atenuación de nivel en transmisión y recepción (troncal).
- Conversión de 02 hilos a 06 hilos (troncal).
- Matriz de conmutación (abonado/troncal, troncal/señalizador, etc.).

- Unidad de control (microprocesador, decodificadores).
- Fuentes de energía.

Para realizar estas funciones se configuró el sistema en los siguientes subsistemas:

A. Subsistema Central de Procesamiento

Controla y supervisa las funciones del sistema CTK-64 (monitoreo y señalización de abonados, troncales, control de matriz de conmutación, etc.).

B. Subsistema Control de Abonados

Suministra alimentación a los teléfonos, detecta la petición de servicio, supervisa el estado del abonado, conmuta la corriente de timbrado y convierte de 02 hilos a 05 hilos las líneas de abonados.

C. Subsistema Control de Troncales

Monitorea y supervisa el estado de las troncales, atenúa el nivel de transmisión y recepción y convierte de 02 hilos a 06 hilos las troncales.

D. Subsistema de Señalización

Suministra los tonos de señalización (ocupado, congestión, rellamada e información), genera la corriente de timbrado, recepciona los dígitos de abonado y emite y recepciona señalización de registro (R2).

E. Subsistema de Conmutación

Conmuta abonados con troncales, abonados con señalizadores y troncales con señalizadores.

F. Subsistema de Energía

Genera la potencia necesaria para el óptimo funcionamiento del sistema.

1.3 Diseño del Sistema

1.3.1 Hardware:

Configurado el sistema, se diseñan las tarjetas necesarias para el funcionamiento de cada subsistema.

A. Subsistema Central de Procesamiento

La tarjeta Unidad Central de Procesamiento (UCP) controla las funciones del sistema con ayuda de la tarjeta Decodificador de Puertos de Entrada y Salida (DPES).

B. Subsistema Control de Abonados

La tarjeta Circuito de Línea (CIRLIN) suministra alimentación al teléfono, conmuta la corriente de timbrado y convierte la línea de 02 hilos a 05 hilos, la tarjeta Interfase de Supervisión de Toma y Liberación (ISTL) detecta la petición de servicio y supervisa la liberación de la línea y la tarjeta Interfase de Control de Corriente de Timbrado (ICCT) controla la conmutación del timbrado.

C. Subsistema Control de Troncales

La tarjeta Circuito de Troncal (CIRTK) monitorea y supervisa la troncal, atenúa el nivel de transmisión y recepción y convierte de 02 hilos a 04 hilos el circuito troncal.

D. Subsistema de Señalización

La tarjeta Unidad Generadora de Tonos (UGT) genera los tonos de discar, ocupado, congestión, información y rellamada, la tarjeta Unidad Generadora de Corriente de Timbrado (UGCT) genera el timbrado, la tarjeta Receptora de Dígitos Multifrecuencia (RDMF) recibe los dígitos del abonado y la tarjeta Emisor y Receptor de Multifrecuencia Superior e Inferior (REMIS/SI) reciben los códigos R2.

E. Subsistema de Conmutación

La tarjeta Sincronizador de Canales de Audio (SINCAD) controla la asignación del canal PAM, la tarjeta Matriz de Abonados (MATAB) conmuta el abonado hacia una trama PAM, la tarjeta Matriz de Troncales (MATTK) conmuta la troncal hacia una trama PAM, la tarjeta Matriz de Señalización (MATSZ) conmuta un señalizador R2 hacia una troncal y la tarjeta Retensor y Filtro (RETFIL) reconstruye la señal de audio muestreada.

F. Subsistema de Energía

El sistema se alimenta con 48 voltios.

La tarjeta Convertidor de 48V a $\pm 12\text{VDC}$ (C48V/12V) y la tarjeta Unidad Reguladora de $\pm 5\text{VDC}$ (UR5V) generan los voltajes necesarios para la operación del sistema.

1.3.2 Software:

Es la parte intangible del sistema, pero sin el cual el CTK-64 sería un sistema inerte.

En el punto 1.2 se determinó las funciones del sistema de las cuales solo es necesario controlar:

- Monitoreo y supervisión del estado del abonado.
- Monitoreo y supervisión del estado de la troncal.
- Control del receptor de dígitos.
- Control del receptor-emisor R2.

Además se debe inicializar el sistema al momento de encendido, también debe ser capaz de variar los parámetros del abonado, troncales, RDMF, REMIS y REMSI.

El programa debe trabajar en tiempo real. Para esto se necesita un programa de interrupciones que cada cierto tiempo actualice el estado de todos los órganos del sistema.

De acuerdo a lo enunciado anteriormente el programa monitor se subdividió en los siguientes módulos:

A. Módulo de Inicialización

- Chequea las memorias.
- Inicializa los buffer de control.
- Inicializa los puertos.
- Inicializa la matriz.
- Inicializa el CTC.

B. Módulo de Programación Off Line

- Configura el sistema de acuerdo a las órdenes del operador.
- Monitorea el teclado y display.
- Análiza la tecla presionada y ejecuta la función indicada.

C Módulo de Abonados

- Busca una troncal libre.
- Busca un RDMF libre.
- Busca un REMIS libre.
- Realiza el proceso de liberación.
- Conecta el tono de invitación a discar.

D. Módulo de Troncales

- Captura la troncal.
- Monitorea la respuesta.
- Realiza liberación hacia adelante.
- Realiza liberación hacia atras.
- Realiza liberación de guarda.

E. Módulo Receptor de Dígitos

- Detecta la recepción de un dígito.
- Lo almacena en el buffer de uso común.
- Análiza el dígito.

F. Módulo Receptor y Emisor de R2

- Recepciona y analiza el código multifrecuencia.
- Emite un código de acuerdo al recibido.

G. Módulo de Control de Display y Teclado

- Monitorea el teclado y display.
- Análiza la tecla presionada y ejecuta la función indicada.

Y el Programa de Interrupciones se subdividió en:

A. Módulo de Exploración del estado de los abonados.

- Monitorea los hilos "M" de los abonados.
- Análiza las variaciones de "M" y lo almacena en la tabla de estados de abonados.

B. Módulo de filtrado y actualización del estado de abonado.

- Realiza el filtrado de "M" y determina el estado real del abonado.

C. Módulo de exploración del estado de las troncales

- Monitorea los hilos "M" de las troncales.
- Análiza las variaciones de "M" y lo almacena en la tabla de estados de troncal.

D. Módulo de filtrado y actualización del estado de troncal

- Realiza el filtrado de "M" y determina el estado real de la troncal.

E. Módulo de actualización de temporizadores

- Actualiza el reloj patrón.
- Actualiza los contadores de abonados.

F. Módulo de Atención de teclado y display

- Monitorea el teclado y el display.
- En el registro A almacena el código de la tecla presionada.

1.4 Características Principales

Aplicación.-

El CTK-64 es compatible con:

- Canales de Microondas.
- Canales de UHF.
- Canales de VHF.

Todas las aplicaciones estan integradas en el sistema y no se necesita realizar ninguna modificación.

Configuración.-

Capacidad

Hasta 64 líneas de abonado.

Interfases	Hasta 24 líneas troncales.
Unidades	Una unidad remota autónoma.
Tecnología:	
Conmutación	Modulación por amplitud de pulsos (PAM).
Control	Microprocesador 8 bits (Z-80).
Transmisión:	
Señalización	Multifrecuencia compelida (R2).
Administración:	
Interfase Hombre-Máquina	Teclado y Display.
Terminal	Cassette.

CAPITULO II
DISEÑO DEL HARDWARE

2.1 Introducción

Este capítulo presenta la información necesaria para comprender el funcionamiento del Hardware del CTK-64 y además se indican las especificaciones técnicas.

2.2 Especificaciones Técnicas

Abonados	Desde 04 hasta 64 (incrementa de 04 en 04).
Canales	Desde 08 hasta 24 (incrementa de 08 en 08).
Interconexión con la Central.	Troncales OTEM e ITEM a 06 hilos.
Resistencia de lazo de abonado.	1K8.
Alimentación	48VDC.
Consumo de Energía	150W.
Impedancia de Salida (troncal).	600 Ohm.
Impedancia de Entrada (troncal).	600 Ohm.

Señalización Tcal.	Registro (R2).
	Línea (E y M).
Señalización Abon.	Multifrecuencia.
Control	MPF - I.
Matríz	Totalmente de estado sólido.

2.3 Principio de Operación

2.3.1 Descripción General

El sistema CTK-64 conecta hasta 64 abonados de áreas lejanas usando 24 troncales (18 OTEM y 06 ITEM).

La matríz de conmutación muestrea la señal de voz a razón de 8,000 muestras por segundo. Cada muestra es introducida en una trama PAM (T-PAM) y luego reconstruida por un retensor y filtro.

La distancia entre la central telefónica y el sistema depende de los circuitos de M.O., UHF y VHF.

El sistema consiste en 01 terminal remoto y autónomo que está dividido en 06 subsistemas:

- Subsistema Central de Procesamiento.
- Subsistema Control de Abonados.
- Subsistema Control de Troncales.
- Subsistema de Señalización.
- Subsistema de Conmutación.
- Subsistema de Energía.

La figura muestra el diagrama de bloques del sistema.

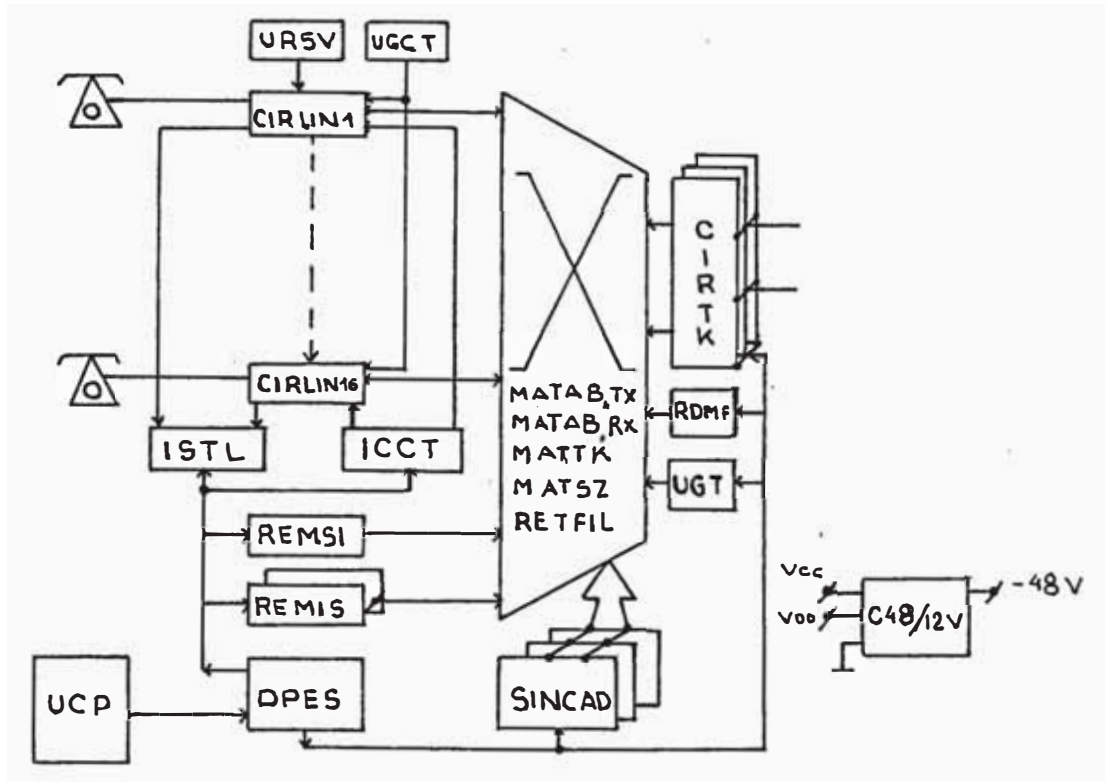


Figura 01

2.3.2 Arquitectura del sistema

A. Subsistema Central de Procesamiento

Unidad Central de Procesamiento (UCP)	01
Decodificador de puertos Entrada/Salida (DPES)	01

B. Subsistema Control de Abonados

Circuito de línea (CIRLIN)	16
Interfase de supervisión de toma y liberación (ISTL)	01
Interfase de control de corriente de timbrado (ICCT)	01

C. Subsistema Control de Troncales

Circuito de troncal (CIRTK). 03

D. Subsistema de Señalización

Unidad Generador de Tonos (UGT). 01

Unidad Generador de Corriente de Timbrado (UGCT). 01

Receptor de Dígitos Multifrecuencia (RDMF). 01

Receptor y Emisor de Multifrecuencia (REMIS). 01

Receptor y Emisor de Multifrecuencia (REMSI). 02

E. Subsistema de Conmutación

Sincronizador de Canales de Audio (SINCAD). 03

Matríz de Abonados (MATAB). 02

Matríz de Troncales (MATTK). 01

Matríz de Señalización (MATSZ). 01

Retensor y filtro (RETFIL). 03

F. Subsistema de Energía

Convertidor de -48VDC a ± 12 VDC (C48V/12V). 01

Unidad Regulador de ± 5 V (UR5V). 02

2.3.3 Secuencia de Operaciones

Puede ser dividido en 02 tipos de llamadas:

A. Llamada Entrante

El procesador recibe la toma de una troncal ITEM y la conecta con un circuito REMSI.

Finalizada la recepción de la identificación del abonado compara este número con los almacenados en memoria y determina si existe, esta fuera de servicio, libre, etc. para luego informar a la central distante.

Si el abonado esta libre se envía la señal de paso a conversación, libera el circuito REMSI conecta la UGT con la troncal para enviar tono de rellamada e inyecta corriente de timbrado al abonado a través del ICCT.

Cuando el abonado llamado contesta, se liberan todos los circuitos y se conecta el abonado con la troncal.

Cuando el procesador detecta liberación en el abonado o troncal, realiza la desconexión del canal PAM quedando operativo para otra llamada.

Si el abonado esta fuera de servicio, no existe ó se encuentra ocupado, el procesador envía la señal respectiva a la central distante y libera todos los circuitos quedando operativos para otra llamada.

B. Llamada Saliente

El abonado A descuelga el microteléfono y es detectado por el procesador a través de la tarjeta ISTL.

El procesador selecciona una troncal y conecta el abonado A con un RDMF.

El RDMF envía tono de invitación a marcar, recepciona

los dígitos multifrecuencia que envía el abonado A y los transforma a binario.

En el transcurso de la recepción de dígitos el procesador toma una troncal saliente, la conecta a un REMIS y comienza a enviar los dígitos a la central.

Finalizado el envío de dígitos, la central distante puede contestar abonado libre, ocupado, congestión, no existe, etc..

Si el abonado B está libre, libera el REMIS y conecta el abonado A con la troncal.

Cuando el procesador detecta liberación en el abonado ó troncal, realiza la desconexión de la troncal quedando operativo para otra llamada.

Si el abonado B está ocupado, no existe, etc. el procesador libera la troncal y conecta al abonado A con el UGT para enviarle el tono respectivo por un lapso de 30 segundos, luego del cual se libera todo.

2.4 Descripción de las Tarjetas

2.4.1 Unidad Central de Proceso (UCP)

a) Descripción General

La UCP integra el subsistema central de procesamiento. En esta tarjeta se encuentra el órgano inteligente (microprocesador Z-80) el cual realiza todas las operaciones como son monitoreo de los abonados y troncales, interacción con el medio exterior, etc. basado en

un juego de instrucciones almacenadas en un par de memorias EPROM (2716). La UCP en realidad es una tarjeta MPF-I de MULTITECH INDUSTRIAL CORP. Tarjeta diseñada con el propósito de desarrollar sistemas basados en el Z-80.

Especificaciones

Hardware:

CPU	Z-80, 158 Instrucciones, 2.5Mhz.de reloj.
ROM	EPROM (2716, 2732).
RAM	Estática (6116).
AREA EPROM	0000 - 0FFF.
AREA RAM	1800 - 1FFF.
PORTS	8255 Programable.
DISPLAY	06 Dígitos, 07 Segmentos.
TECLADO	36 Teclas, 19 para funciones, 16 decimales, 01 para el usuario.
PARLANTE	08 Ohm. 0.25W.
INTERFASE	Cassette, velocidad de 165 Baudios.
RELOJ	1.79Mhz.
POTENCIA	5V. a 500mA.

Software:

El MPF-I tiene un programa monitor de alta performance, este es diseñado para responder a los requerimientos del usuario.

El programa monitor comienza la ejecución cuando el sistema es encendido y suministra las funciones necesarias para el desarrollo de su programa. Estas funciones incluyen:

- La habilidad para introducir programas en la RAM, chequearlo y modificarlo hasta que se encuentre óptimo.
- Ejecución de programas.
- Usando "Paso Simple" ó un "Punto de Ruptura", el usuario puede ejecutar programas paso a paso o modularmente.
- Otras funciones son control de grabación a cassette y cálculo de direcciones relativas.

b) Propósito

La UCP controla las funciones operativas del CTK-64, estas son:

Monitoreo de los subsistemas.

Análisis de las señales de entrada.

Funciones de Conmutación.

Control de los subsistemas.

Interacción con el medio exterior.

c) Teoría de Operación (ver anexo B, diagrama 01)

El reloj es generado por U3a, U3b, U2a y el cristal produciendo una señal de 1.79Mhz.

U2b es usado para cuadrar la señal de reset producida por el encendido y por presionar la tecla RS. El RST es enviado al CPU y CTC, RST es enviado al 8255.

El mapeo de memoria es el siguiente:

MREQ	A15	A14	A13	A12	A11	A10....A0	CS	DIRECCION
0	0	0	0	0	X	X X	U6	0000~0FFF
0	0	0	1	0	X	X X	U7	2000~2FFF
0	0	0	0	1	1	X X	U8	1800~1FFF

Tabla (1)

El C.I. U6 (2716) contiene el programa monitor para el MPF-I, el C.I. U7 (2732), el programa monitor del CTK-64 y el C.I. U8 (6116) es una memoria RAM.

Mapeo de puertos de entrada/salida.

IORQ	A7	A6	CS	DIRECCION
0	0	0	8255	00 ~ 03
0	0	1	CTC	40 ~ 43
0	1	0	PIO	80 ~ 83

Tabla (2)

El U14 (8255) tiene 03 puertos E/S, el puerto B (PB0~PB7) controla el display donde U15 y U12 son los excitadores de los segmentos, el puerto C (PC0~PC5) selecciona el display a ser activado y U13 (75492) es un excitador de 06 dígitos.

El display es energizado usando el método de multiplexado donde solo uno es seleccionado a la vez y de derecha a izquierda. Debido a la velocidad del multiplexado el display aparece prendido continuamente.

El puerto A (PA0-PA5) controla las funciones del teclado. PA0-PA5 tienen niveles altos si ninguna tecla esta presionada.

Los programas o datos pueden ser almacenados en cintas magnéticas, los bits son enviados en serie vía el puerto C (PC7) del U14. Un archivo grabado en cinta puede ser leído y grabado en RAM. El circuito de entrada compuesto por R14, CR2, CR1 y C11 convierte la señal proveniente del cassette en niveles TTL los cuales son detectados por el CPU vía el puerto A (PA7) del U14.

2.4.2 Decodificador de Puertos Entrada/Salida (DPES)

a) Descripción General

El DPES integra el subsistema central de procesamiento y su función es decodificar el bus de direcciones y en combinación con el bus de control y datos generar el pulso de habilitación para el puerto indicado.

Desde esta tarjeta se distribuye el bus de datos, direcciones y control a los demás subsistemas.

La tarjeta esta constituida por los C.I. 74LS138 y 74LS139.

b) Propósito

Decodificación de las señales de control para el intercambio de información de la UCP con los diferentes subsistemas.

c) Teoría de Operación (ver anexo B, diagrama 02)

Las señales A3, A4, A5, A6, A7 e IORQ son decodificadas por los C.I. A5 (74LS139) y B5 (74LS00) obteniéndose las señales, TSA1, $\overline{\text{TSA2}}$, TSA3, CS1, CS2, CS3 y CS4.

Las siguientes tablas nos indican el proceso

IORQ	A7	A6	A5	$\overline{\text{TSA1}}$	$\overline{\text{TSA2}}$	$\overline{\text{TSA3}}$	$\overline{\text{PUERTOS}}$
1	X	X	X	1	1	1	1
X	0	X	X	1	1	1	1
0	1	0	0	0	1	1	1
0	1	0	1	1	0	1	1
0	1	1	0	1	1	0	1
0	1	1	1	1	1	1	0

Tabla 3 (C.I. 74LS139 y 74LS00)

TSA1, TSA2 y TSA3 unidas a WR y RD controlan la asignación de canales PAM en las tarjetas SINCAD.

PUERTOS	A4	A3	$\overline{CS1}$	$\overline{CS2}$	$\overline{CS3}$	$\overline{CS4}$
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

Tabla 4 (CI-74LS139)

$\overline{CS1}$, $\overline{CS2}$, $\overline{CS3}$ y $\overline{CS4}$ unidas a \overline{WR} , \overline{RD} , A0, A1 y A2 son decodificadas por los C.I. A1, A2, A3, A4, B1, B2, B3 y B4 (74LS138) generando las diferentes señales de habilitación para los diferentes subsistemas, según las siguientes tablas

$\overline{CS1}$	\overline{WR}	A2	A1	A0	$\overline{P0}$	$\overline{P1}$	$\overline{P2}$	$\overline{P3}$	$\overline{P4}$	$\overline{P5}$	$\overline{P6}$	$\overline{P7}$	HEX
1	1	X	X	X	1	1	1	1	1	1	1	1	X
1	0	X	X	X	1	1	1	1	1	1	1	1	X
0	1	X	X	X	1	1	1	1	1	1	1	1	X
0	0	0	0	0	0	1	1	1	1	1	1	1	E0
0	0	0	0	1	1	0	1	1	1	1	1	1	E1
0	0	0	1	0	1	1	0	1	1	1	1	1	E2
0	0	0	1	1	1	1	0	1	1	1	1	1	E3
0	0	1	0	0	1	1	1	1	0	1	1	1	E4
0	0	1	0	1	1	1	1	1	1	0	1	1	E5
0	0	1	1	0	1	1	1	1	1	1	0	1	E6
0	0	1	1	1	1	1	1	1	1	1	1	0	E7

Tabla 5 (CI-74LS138, A4)

$\overline{CS1}$	\overline{RD}	A2	A1	A0	$\overline{P25}$	$\overline{P26}$	$\overline{P27}$	$\overline{P28}$	$\overline{P29}$	$\overline{P30}$	$\overline{P31}$	$\overline{P32}$	HEX
1	1	X	X	X	1	1	1	1	1	1	1	1	X
1	0	X	X	X	1	1	1	1	1	1	1	1	X
0	1	X	X	X	1	1	1	1	1	1	1	1	X
0	0	0	0	0	0	1	1	1	1	1	1	1	E0
0	0	0	0	1	1	0	1	1	1	1	1	1	E1
0	0	0	1	0	1	1	0	1	1	1	1	1	E2
0	0	0	1	1	1	1	1	0	1	1	1	1	E3
0	0	1	0	0	1	1	1	1	0	1	1	1	E4
0	0	1	0	1	1	1	1	1	1	0	1	1	E5
0	0	1	1	0	1	1	1	1	1	1	0	1	E6
0	0	1	1	1	1	1	1	1	1	1	1	0	E7

Tabla 6 (CI-74LS138, B4)

Las tablas de decodificación de los C.I. A3, A2, A1, B3, B2 y B1 son similares.

Según estos mapeos es posible determinar la dirección absoluta en hexadecimal de cualquier puerto.

Se observa que los puertos P0 y P25 tienen la misma dirección (E0), la diferencia está es que uno es de escritura y el otro de lectura.

2.4.3 Circuito de Línea (CIRLIN)

a) Descripción General

Esta tarjeta integra el subsistema de control de abonados y está diseñada con dispositivos discretos e

integrados (C.I. 348, 4N33 y 741).

Cada tarjeta soporta 04 aparatos telefónicos, separa transmisión de recepción y limita en banda la señal de audio.

b) Propósito

Alimentar el aparato telefónico, detectar los eventos de colgado y descolgado, inyectar corriente de timbrado, transformar de 02 a 05 hilos, desconectar automáticamente la corriente de timbrado y ecualizar la señal de audio.

c) Teoría de Operación (ver anexo B, diagrama 03)

Un teléfono debe ser alimentado con corriente continua para energizar la cápsula transmisora (actualmente los nuevos modelos necesitan energizar también la etapa receptora). Anteriormente se utilizaban bobinas para alimentar el teléfono, tal como se muestra en la Fig.

02.

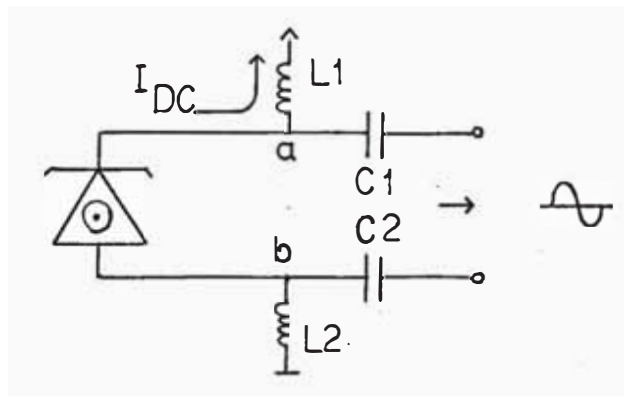


Figura 02

Al variar la resistencia del microteléfono debido a las variaciones de la presión del aire producidas por

la voz se generan señales alternas en a y b que toman el camino de los condensadores por presentar baja impedancia. Este efecto también se puede lograr reemplazando las bobinas por fuentes de corriente tal como se muestra en la Fig.03.

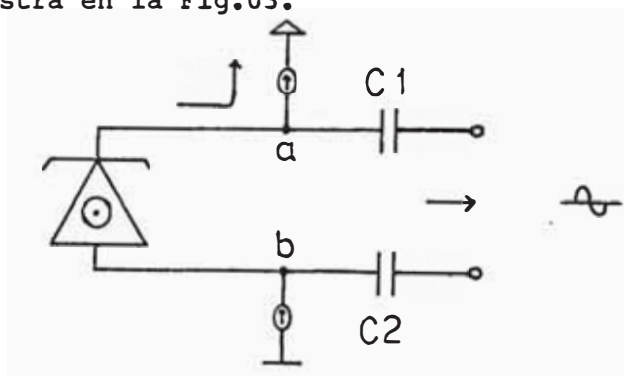


Figura 03

En el diagrama circuital los transistores Q1, Q2 y el arreglo de resistencias y diodos alrededor de estos dispositivos simulan la fuente de corriente.

La detección de colgado ó descolgado se observa en el punto "M" del integrado IC4 (4N33). Cuando el teléfono está colgado Q1 y Q2 no conducen por lo tanto la corriente a través del diodo de IC4 no es suficiente para polarizarlo entonces el punto "M" se encuentra a tierra, pero si el teléfono es descolgado Q1 y Q2 conducen y la tensión en el punto "M" es aproximadamente 5V. Las variaciones en este punto son aprovechadas por el procesador para detectar estos eventos.

Para inyectar corriente de timbrado el procesador envía una señal de control por el punto "E" el cual ac-

tiva el relé RL1 conmutando el teléfono al generador de corriente de timbrado. El circuito de control del relé está constituido por IC3 (4N33), Q3, Q4, Q5, Q6 y las resistencias asociadas a estos dispositivos.

El arreglo de resistencias y condensadores en la base de Q3 es un filtro pasabajos que impide que Q3 se active cuando hay corriente de timbrado, solo cuando el abonado levante su microteléfono y circule corriente DC por R8 el transistor Q3 se saturará y cortará a Q5 liberando RL1, por consiguiente la corriente de timbrado.

Cuando el abonado tiene levantado su microteléfono Q4 se encuentra saturado inhabilitando a Q5, impidiendo de esta manera que cualquier señal espúrea en el punto "E" conmute RL1 indeseablemente.

El arreglo de resistencias y condensadores alrededor de IC1 (C.I. 348) simulan una bobina híbrida separando la transmisión de la recepción (convierte de 02 a 03 hilos).

El arreglo de resistencias y condensadores alrededor de IC2 (C.I. 741) integran un filtro pasabajos (se analizará posteriormente en la tarjeta RETFIL) el cual ecualiza y limita en banda la señal.

2.4.4 Interfase de Señalización de Toma y Liberación (ISTL)

a) Descripción General

Esta tarjeta integra el subsistema de control de abonados y esta diseñada completamente con C.I. 74LS244.

Cada integrado es un puerto de lectura y soporta 02 CIRLIN.

La tarjeta soporta 16 CIRLIN y trabaja directamente con el procesador a través de los puertos y el bus de datos.

b) Propósito

Sirve de interfase entre el CPU y todos los circuitos de línea para detectar la condición de colgado descolgado.

c) Teoría de Operación (ver anexo B, diagrama 04)

En la descripción de CIRLIN hablamos del punto "M", el cual cambia de estado indicando la toma o liberación del circuito, para que el procesador detecte el cambio de esta condición necesita de la tarjeta ISTL la cual es sensada periódicamente por el procesador mediante los pulsos de control que habilitan los buffers (C.I. 74LS244) ingresando los datos al procesador.

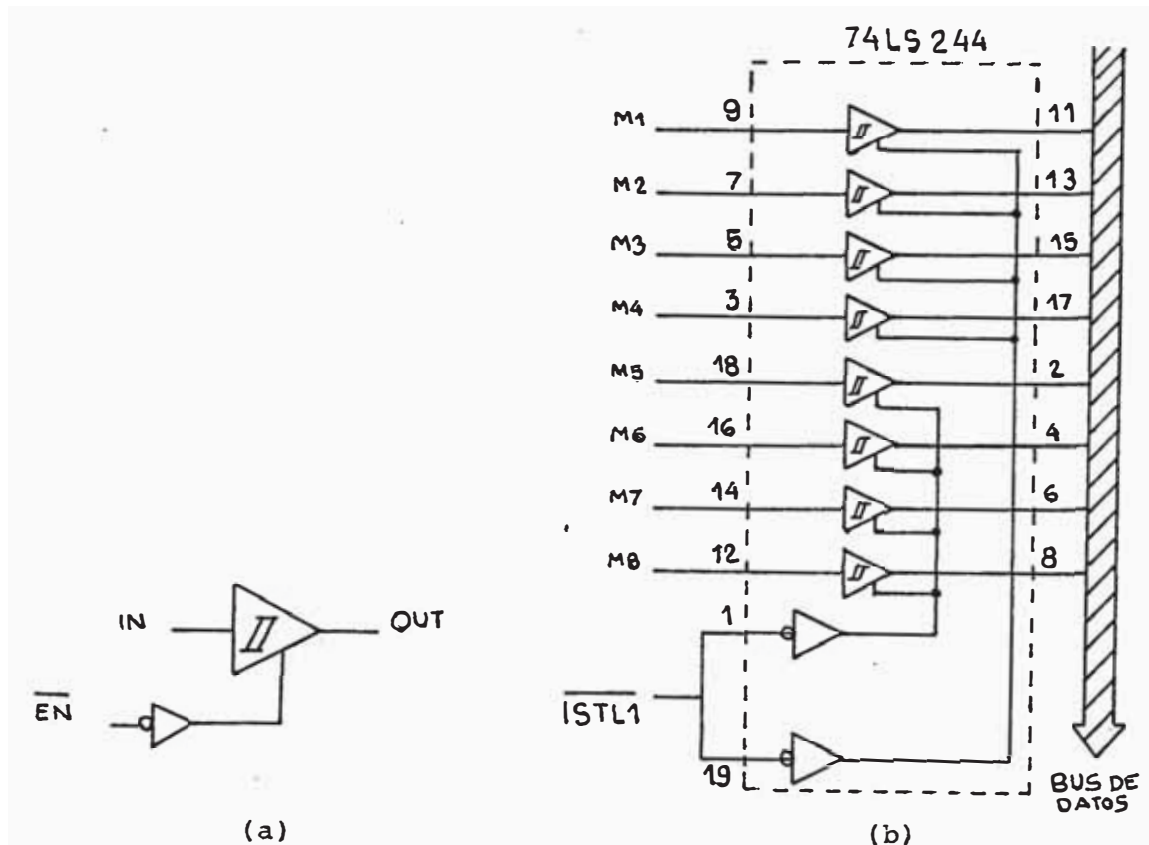


Figura 04

En la figura 04.a cuando $EN=0$ lo que sucede a la entrada (IN) se refleja en la salida (OUT).

En la figura 04.b cuando el procesador envía un pulso por ISTL1 el estado de M1-M8 se reflejará en el bus de datos, siendo capturado y almacenado por el procesador para su posterior análisis.

2.4.5 Interfase de Control de Corriente de Timbrado (ICCT)

a) Descripción General

Esta tarjeta integra el subsistema de control de abonados y está diseñada completamente con C.I. 74LS273.

Cada integrado es un puerto de escritura y soporta 02 CIRLIN.

La tarjeta soporta 16 CIRLIN y trabaja directamente con el procesador a través de los puertos y el bus de datos.

b) Propósito

Sirve de interfase entre el CPU y todos los circuitos de línea para controlar el ingreso de la corriente de timbrado.

c) Teoría de Operación (ver anexo B, diagrama 05)

En la descripción de CIRLIN hablamos del punto "E" a través del cual controlamos el relé para permitir el ingreso de la corriente de timbrado hacia el teléfono.

El procesador a través de ICCT puede controlar el punto "E" conmutando a voluntad los relé. El estado de esta tarjeta es renovado periódicamente por el procesador mediante pulsos de control a los C.I. 74LS273.

En la figura 05.a observamos que para un flanco positivo en CK lo que hay en "D" es transferido a "Q".

En la figura 05.b cuando el procesador envía un pulso de control por ICCT1 lo que hay en el bus de datos es transferido a las salidas de control E1, ..., E8.

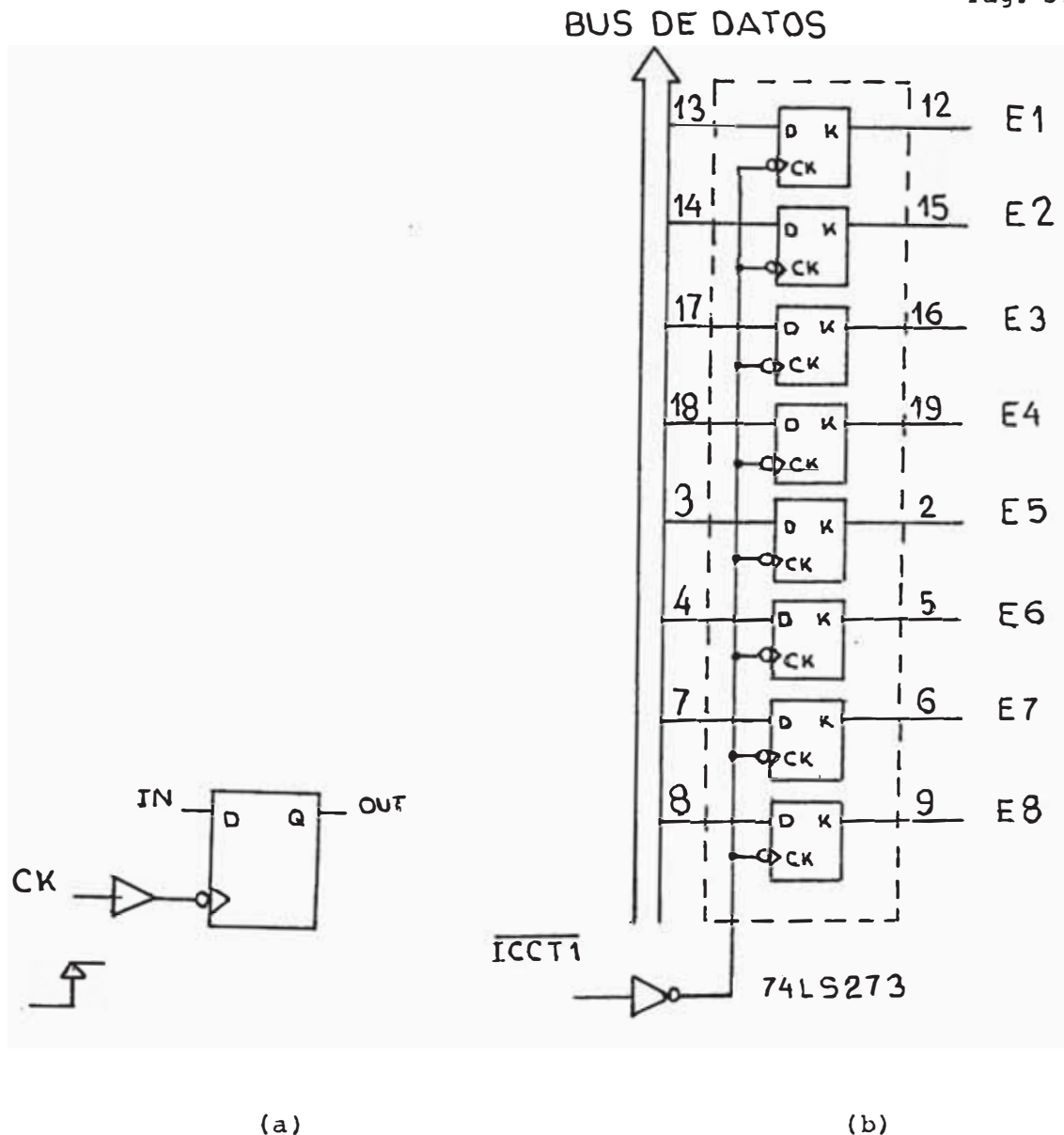


Figura 05

2.4.6 Circuito de Troncales (CIRTK)

a) Descripción General

Esta tarjeta constituye el subsistema de control de troncales y esta diseñada con dispositivos discretos e integrados (diodos LED, DIPSWITCH, resistencias y los C.I. 4N33, 74LS244, 74LS273).

Cada tarjeta soporta 08 troncales a 06 hilos (TX, RX, E y M) que pueden ser OTEM ó ITEM. La señal de TX y

RX pueden atenuarse mediante Dipswitch de acuerdo a las normas de transmisión, al borde de la tarjeta se encuentran diodos LED que indican si la troncal se encuentra libre ó ocupada y trabaja directamente con el procesador a través de los puertos y el bus de datos.

b) Propósito

Transformar la troncal de 03 hilos a 06 hilos, controlar la atenuación, limitar en banda la señal que ingresa a la matriz y realizar el proceso de señalización de línea de la troncal.

c) Teoría de Operación (ver anexo B, diagrama 06)

En la figura 06 la matriz de troncales (MATTK) entrega troncales con transmisión y recepción desbalanceadas. Para conectar estas troncales con los equipos de VHF, UHF ó M.O. deben ser balanceadas, adicionarse los hilos E y M y los niveles de estas señales deben adecuarse a los que manejan estos equipos.

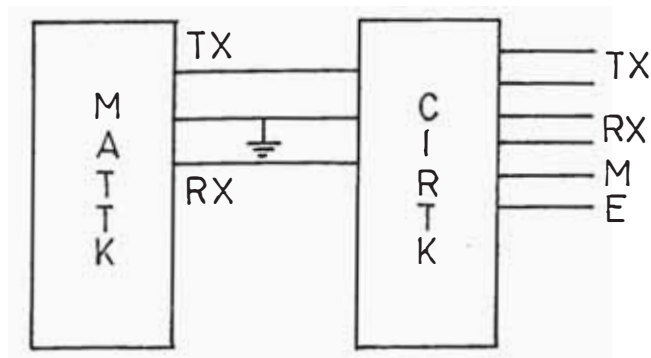


Figura 06

Para transformar de balanceada a desbalanceada y vice-versa se utilizan arreglos de circuitos operacionales tal como se muestra en la figura 07

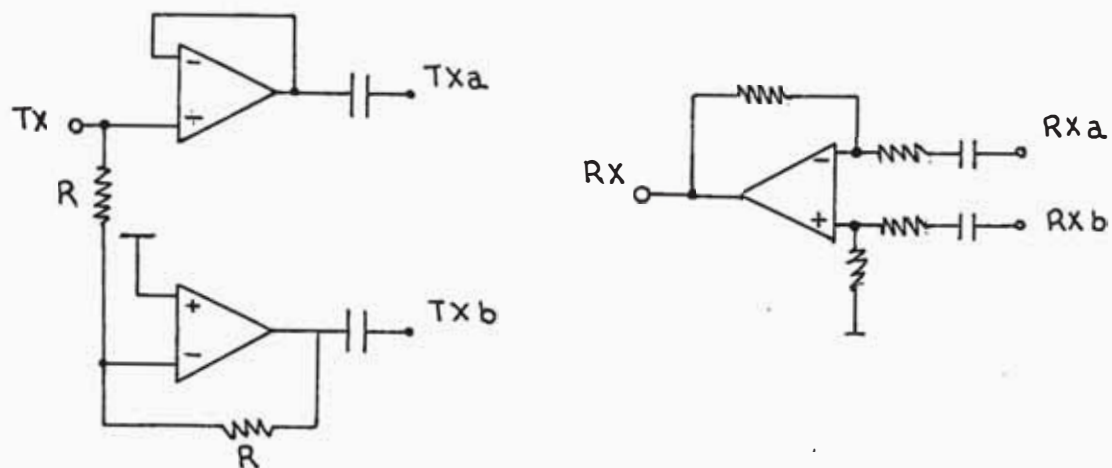


Figura 07

En el plano diagrama circuitual la etapa de recepción tiene un filtro igual al utilizado en RETFIL y CIRLIN que limita en banda la señal que ingresa a la matriz de conmutación.

En la entrada de transmisión y salida de recepción se observa atenuadores como los de la figura 08, en donde seleccionando el switch tendremos el nivel adecuado.

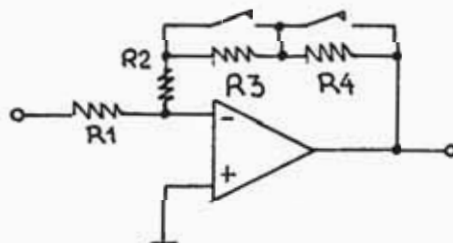


Figura 08

Para el control y sensado de la señalización de línea se utilizan C.I. 74LS273, 74LS05, 74LS244 y 4N33 que son controlados con las señales CSMX y CSEX.

El equipo exterior controla la señalización de línea con niveles y polaridades distintos a los del sistema CTK-64. Para adaptar esta incompatibilidad el sistema utiliza C.I. optoacopladores (4N33).

Todo el proceso de señalización se observa visualmente en los diodos LED que se encuentran al borde de las tarjetas.

2.4.7 Unidad Generadora de Tonos (UGT)

a) Descripción General

Esta tarjeta integra el subsistema de señalización y está diseñada con C.I. digitales y analógicos (OP AMP, CMOS).

Está constituida por 04 osciladores que generan los 04 tonos necesarios. A partir de uno de ellos (950Hz.), se generan las respectivas cadencias de ocupado, congestión, rellamada e información.

Cada tono tiene su respectivo buffer y el nivel es ajustado mediante potenciómetros y con otros potenciómetros sintonizamos el punto óptimo de oscilación.

Estos potenciómetros se encuentran al borde de la tarjeta.

Esta tarjeta no está enlazada con el procesador, es totalmente autónoma.

b) Propósito

Generar los tonos de invitación a marcar, ocupado, congestión e información para suministrarlo a los abonados cuando sea necesario.

c) Teoría de Operación (ver anexo B, diagrama 07)

Las normas internacionales indican:

Invitación a marcar	425Hz \pm 5%	
Ocupado	425Hz \pm 5%	Cadencia 500mseg.
Congestión	425Hz \pm 5%	Cadencia 250mseg.
Rellamada	425Hz \pm 5%	Cadencia 2seg.tono por 4 de silencio.
Información	950Hz \pm 5%	Cadencia 330mseg.
	1400Hz \pm 5%	Cadencia 330mseg.
	1800Hz \pm 5%	Cadencia 330mseg. por 1seg. silencio

De lo anterior se deduce que debemos tener 04 osciladores. En la tarjeta se utiliza osciladores tipo puente Wein como el de la figura 09 que fueron implementados alrededor del C.I. LM348 (IC14).

El oscilador de 425Hz (Pin1-IC14) es acoplado a un potenciómetro y a los pines 10, 2 y 4 de IC5 (C.I. 4066).

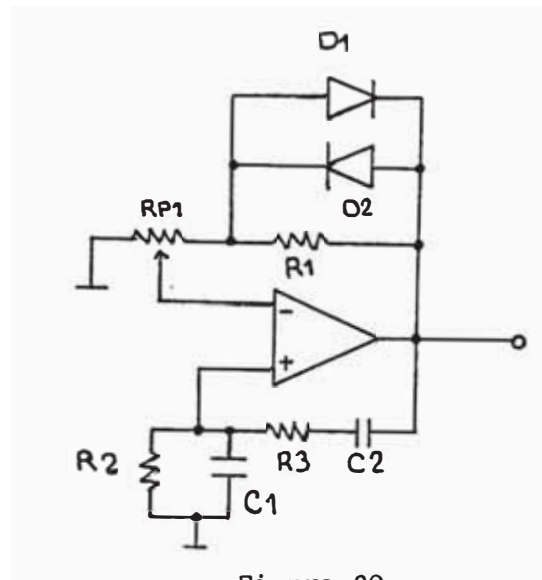


Figura 09

El contacto variable del potenciómetro RP5 es acoplado al Pin12 de IC2 (C.I. 348) que está configurado como buffer y en la salida (Pin14) se tiene el tono de invitación a marcar.

El IC5 es un cuádruple switch CMOS analógico que permite conmutar la señal en sus entradas (Pines 2, 4, 8 y 10) hacia sus salidas (Pines 1, 3, 9 y 11) si los pines de habilitación (5, 6, 12 y 13) se encuentran en "1" lógico, en caso contrario los switch se encuentran abiertos.

Si controlamos SW1 de IC5 con una cadencia de 0.5seg. entonces a la salida de IC2 (Pin1) tendremos el tono de ocupado. De igual manera obtendremos el tono de congestión y rellamada controlando SW2 y SW3 con las cadencias respectivas.

Los osciladores de 950Hz, 1400Hz y 1800Hz (Pines 14, 8 y 7 de IC14) son acoplados a los pines 4, 8 y 10 de IC3, en donde aplicando el concepto anterior en el Pin7

de IC1 obtendremos el tono de información.

Para generar las cadencias utilizamos el tono de 950Hz (Pin14 de IC14) el cual es acoplado al Pin12 de IC6 (C.I. 348) y luego al rectificador (D9, R13), los cuales convierten la onda sinusoidal en un tren de pulsos positivos con la misma frecuencia.

Este tren de pulsos es dividido sucesivamente por IC13 (C.I. 40192), IC8 (C.I. 4017) e IC7 (C.I. 4013) obteniéndose en los pines 1 y 13 de IC7 las cadencias respectivas a tono de ocupado y congestión. Estas señales controlarán los switch SW1 y SW2 de IC5.

De la misma manera el tren de pulsos obtenido en el Pin13 de IC13 es dividido sucesivamente por IC12 (C.I. 4020), IC11 (C.I. 4017) e IC10 (C.I. 4017) obteniéndose en el Pin3 de IC10 la cadencia para el tono de rellamada y en los pines 4, 2 y 3 de IC11 la cadencia respectiva para el tono de información. Estas señales controlarán el switch SW3 de IC5 y SW1, SW2 y SW3 de IC3.

2.4.8 Unidad Generadora de Corriente de Timbrado (UGCT)

a) Descripción General

Integra el subsistema de señalización y tiene 02 etapas bien definidas, la etapa de Baja Potencia y la

etapa de Potencia.

Los circuitos de baja potencia están constituidos por C.I. que generan el tren de pulsos.

El circuito de potencia está constituido por dispositivos discretos (transistores, transformadores, diodos, Etc.).

Tiene un filtro LC a la entrada para evitar que los pulsos de alta frecuencia ingresen a la fuente de 48VDC y por consiguiente a todo el sistema.

La unidad genera una onda cuadrada de aproximadamente 75VRMS con una cadencia de 2 seg. de tono por 4 de silencio. Esta unidad no está enlazada con el procesador es totalmente autónoma.

b) Propósito

Generar la corriente de timbrado para suministrarlo al aparato telefónico cuando sea necesario.

c) Teoría de Operación (ver anexo B, diagrama 08)

El oscilador es un astable hecho con el C.I. 555 (IC2) el cual genera una onda cuadrada de 500Hz la cual es dividida por IC3 (C.I. 40192), IC5 (C.I. 4011) e IC4 (C.I. 4013) obteniéndose en los pines 1 y 2 de IC4 una onda cuadrada de 25Hz.

La onda generada por IC3 (Pin12) es dividida por IC6 (C.I. 40192), IC7 (C.I. 40192), IC9 (C.I. 4013) e IC8 (C.I. 4081) obteniéndose en el Pin13 de IC9 una onda cuadrada de 1/6Hz con un ciclo de trabajo de 33%.

Esta onda y las obtenidas en los pines 1 y 2 de IC4 son reconfiguradas por IC8 e IC5, obteniéndose en los pines 3 y 4 de IC5 una onda de 25Hz con una cadencia de 2 seg. de tono por 4 de silencio.

Estas ondas son acopladas a la base de los transistores TX3 y TX4 (2N2222) los cuales controlan la corriente de base de los transistores de potencia Q1, Q2, Q3 y Q4 (2SC1172). Estos transistores y el transformador generan una onda cuadrada de aproximadamente 150Vp-p con la cadencia anterior.

Cuando los transistores Q1, Q2, Q3 y Q4 son conmutados la onda se deforma y se producen transitorios en la fuente de alimentación. Para evitar la deformación se colocan los diodos D2, D3 y el filtro RC (R21,C10). Para eliminar los transitorios se coloca el filtro LC (L1, C1, C2 y C3).

El filtro LC genera un pico de corriente muy alto al momento de encendido que hace volar los fusibles del sistema. Para evitar esto se coloca una resistencia (R1 y R2) en serie con la bobina L1 para limitar la

corriente. Cuando los condensadores se encuentran cargados los contactos de relé RL1 cortocircuitan las resistencias R1 y R2 y energizan al circuito. El relé es controlado por los transistores TX1, TX2 e IC10 (555) configurado como monoestable.

2.4.9 Receptor de Dígitos Multifrecuencia (RDMF)

a) Descripción General

Integra el subsistema de señalización y esta diseñada alrededor de un circuito integrado de características especiales de la firma TELTONE.

El M957 es un decodificador de tonos que recibe una señal multifrecuencia, la decodifica y entrega en su salida una combinación binaria.

Cada tarjeta RDMF puede recepcionar 04 señales simultáneamente.

Esta tarjeta trabaja directamente con el procesador a través de los puertos y el bus de datos.

b) Propósito

Recepcionar la multifrecuencia emitida por el aparato telefónico, codificarlo a binario para que pueda ser analizado por el procesador e inyectar tono de discar al abonado.

c) Teoría de Operación (ver anexo B, diagrama 09)

El corazón de este circuito lo constituye el M957 que es el que se encarga de recepcionar la multifrecuencia y codificarla a binario, toda la lógica diseñada alrededor de este C.I. le sirve de interfase con el procesador.

El C.I. M957 necesita un cristal entre los pines 14 y 15 para poder decodificar la señal de entrada. Por el Pin17 el C.I. genera un tren de pulsos con una frecuencia de 3.58Mhz que es acoplada al Pin17 de los otros M957 no necesitándose mas cristales.

Por el Pin12 se recepciona la multifrecuencia y por los Pines 1, 20, 21 y 22 se entrega la codificación en binario para el análisis por el procesador.

El Pin18 es el strobe que va a "1" lógico cuando una señal está presente a la entrada.

Cuando un abonado levanta su microteléfono el procesador le asigna un RDMF. Este le envía tono de discar, para esto el procesador activa el respectivo switch (SW1, ..., SW4) con el C.I. 74LS174 mediante el comando HTD14.

Al digitar el primer número el abonado, el C.I. M957 genera la señal strobe (ST), que corta el tono de dis-

car tal como se observa en la siguiente explicación:

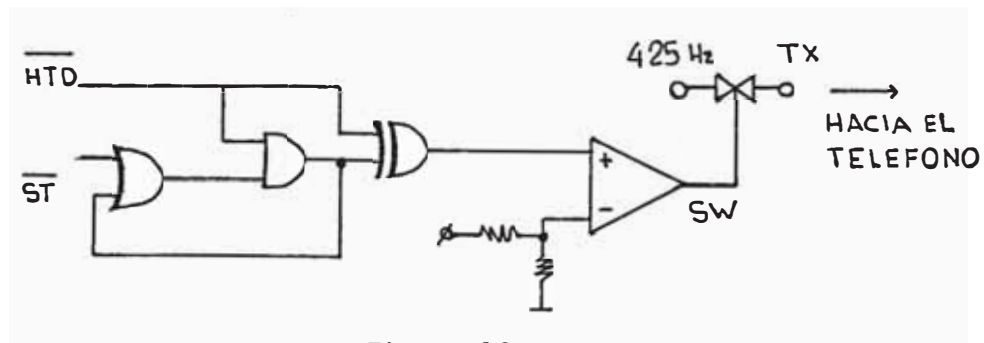


Figura 10

En la figura 10 cuando el circuito está en reposo el estado de la señal de control es:

HTD = "0" y ST = "0" entonces SW = "0" Tono cortado

si:

HTD ↑ "1" y ST = "0" entonces SW = "1" Pasa tono.

HTD = "1" y ST ↑ "1" entonces SW = "0" Cortar tono.

HTD = "1" y ST ↓ "0" entonces SW = "0" Tono cortado

HTD ↓ "0" y ST = "0" entonces SW = "0" Tono cortado

finalmente:

HTD = "0" y ST = "0" entonces SW = "0" Cond.Inicial

La multifrecuencia ingresa por RX y es acoplada por el amplificador al Pin12 del M957, cuando un dígito es detectado la señal de strobe se pone en "1" lógico. Esto es sentido por el C.I. 74LS125 mediante el comando RST14. Una vez que esta condición es detectada el procesador interpreta que existe un dígito en las salida del M957, entonces envía el comando RM0 al C.I. 74LS244 para recepcionar el dígito y almacenarlo para su posterior análisis.

2.4.10 Receptor/Emisor de Multifrecuencia R2 (REMSI/IS)

a) Descripción General

Integra el subsistema de señalización y en el diseño se utilizaron técnicas analógicas y digitales.

Los detectores de tono han sido diseñados con el C.I. 567 y los generadores de códigos multifrecuencia en base a memorias en donde se encuentran grabados los códigos que luego son extraídos y regenerados por un DAC para ser transmitido a la central distante.

Esta unidad consta de 02 circuitos multifrecuencia en donde los detectores de tono son sintonizados con potenciómetros. La recepción de una señal multifrecuencia es visualizada en una fila de diodos LED al borde de la tarjeta. Esta tarjeta trabaja directamente con el procesador.

b) Propósito

El procesador utiliza esta tarjeta para realizar el dialogo con la central distante mediante señalización de registro R2 según las recomendaciones del CCITT.

c) Teoría de Operación (ver anexo B, diagrama 10)

Este circuito recibe la señal multifrecuencia por el Pin5 del C.I. 349 (D5) para luego acoplarlo por el Pin7 al Pin3 de los C.I. 567 (A4, B3, C4, D4, E4 y

F3). De acuerdo a la combinación multifrecuencia dos de estos C.I. se activarán generando un "0" lógico en sus salidas (Pin8). Las salidas de todos estos C.I. son acopladas al C.I. 74LS244 (A5) y también a la memoria 2732 (B4). El código generado por estos C.I. direccionan una posición en la memoria B4 en el cual el dato 7 valida este código. El procesador lee este código activando el C.I. A5 mediante el comando RMS1 y lo almacena en memoria para su posterior análisis.

Para generar los códigos multifrecuencia el procesador envía un código 2 entre 6 a la memoria B4 (2732) por intermedio de A6 (C.I. 74LS174) mediante el comando EM11. Esta memoria convierte el código 2 entre 6 a binario, este código sirve para seleccionar un área de la memoria F4 en donde se encuentran grabadas las 16 combinaciones multifrecuencia.

La memoria F4 es barrida (A0, ..., A7) por 02 contadores E2, E3 (C.I. 74LS193) que direccionan cada posición del área seleccionada a una frecuencia de 15,360Hz. En la salida de la memoria F4 (D0, ..., D5) aparecen las muestras cuantificadas de la combinación deseada que son reconstruidas por un arreglo de resistencias y un filtro pasabajos. Obteniéndose finalmente a la salida de D5 (Pin1) la multifrecuencia deseada.

La obtención de las muestras cuantificadas se obtienen

con el siguiente algoritmo:

Frecuencias superiores = 1380, ..., 1980.

Frecuencias inferiores = 1140, ..., 540.

Estas frecuencias tienen un M.C.D. = 60.

Observando las frecuencias mas altas que son: 1860 y 1880 tenemos:

$$f(t) = \text{Sen}(2\pi 1860t) + \text{Sen}(2\pi 1980t)$$

Transformando;

$$f(t) = 2\text{Sen}(2\pi 1920t) \cdot \text{Cos}(2\pi 60t)$$

Esta es una función sinusoidal de 1920Hz modulada con una envolvente de 60Hz. Si combinamos cada grupo de frecuencias por pares la frecuencia mas alta obtenida será 1920.

Al estar modulada con una senoide de 60Hz la función $f(t)$ se repite con esta frecuencia. De esto se deduce que solo es necesario tomar muestras de este ciclo.

Para obtener el mínimo número de muestras por ciclo dividimos la frecuencia máxima entre 60.

$$N^{\circ} \text{ Muestras} = 1920 / 60 = 32$$

Entonces por Nyquist:

$$N^{\circ} \text{ M\u00ednimo de muestras} = 64.$$

Si tomamos 256 muestras para cada combinación de 02 frecuencias, para las 16 combinaciones tendremos $256 \cdot 16$ bytes ó muestras que equivalen a 4K (memoria 2732).

La frecuencia de barrido de estas muestras será:
 $f(\text{barrido}) = (256 \text{ muestras/ciclo}) \cdot (60 \text{ ciclos/seg.})$
 $f(\text{barrido}) = 15360 \text{ muestras/Seg.}$

Si cada período de reloj permite leer una muestra entonces:

$$f(\text{reloj}) = 15360 \text{ Hz}$$

Para cuantificar la función $f(t)$ discretizamos la onda en 64 niveles (0, ..., 63) que equivale a 06 bit.

$$\text{Valor DC} = 63/2 = 31.5$$

Amplitud de las funciones seno $A = 31.5/2 = 15.75$.

$$f(t) = 15.75 [\text{Sen}(2\pi f_1 t) + \text{Sen}(2\pi f_2 t)] + 31.5 \dots (1)$$

$$\text{Donde } f_1 = N_1 \cdot 60 \quad \text{y } f_2 = N_2 \cdot 60 \dots (2)$$

y $N_1, N_2: 23, 25, \dots, 33$ frec. hacia adelante.

$N_1, N_2: 19, 17, \dots, 09$ frec. hacia atras.

Sabemos que el período de la función es de 60 ciclos, y que en cada período debemos tomar 256 muestras por lo tanto el intervalo de tiempo entre cada muestra estará dado por la siguiente formula:

$$t = J / (60 \cdot 256)$$

Para eliminar la evaluación en "0" hacemos:

$$t = (J + 0.5)/(60 * 256) \dots (3)$$

donde $J = 0, 1, \dots, 255$.

Reemplazando (3) y (2) en (1)

$$f(t) = 15.75 \left\{ \text{Sen} \left[2\pi N_1 (J+0.5/256) \right] + \text{Sen} \left[2\pi N_2 (J+0.5/256) \right] \right\} + 31.5 \dots (4)$$

Para hacer el cálculo de los valores de $f(t)$, utilizamos el siguiente programa hecho en SBasic de Cromenco.

```

100  D=6000
110  FOR I=0 TO 255
120  M=D+I
130  POKE M,31
140  NEXT I
150  D=D+256
160  FOR I=0 TO 14
170  D1=D+256*I
180  READ N1,N2
190  DATA 25,23,27,23,27,25,29,23,29,25,29,27
200  DATA 31,23,31,25,31,27,31,29,33,23,33,25
210  DATA 33,27,33,29,33,31
220  PRINT N1;"+";N2
230  FOR J=0 TO 255
240  S=15.75(SIN(2*3.1416*(0.5+J)*N1/256)+
250  SIN(2*3.1416*(0.5+J)*N2/256))+31.5
260  B=INT(S)

```

```
270 D2=D1+J
280 POKE D2,B
290 NEXT J
300 NEXT I
310 END
```

Los datos corresponden a la frecuencia hacia adelante.

2.4.11 Sincronizador de Canales de Audio (SINCAD)

a) Descripción General

Esta tarjeta integra el subsistema de conmutación y es el órgano inteligente que recibe los datos de la UCP para luego actuar en forma autónoma realizando la conexión indicada.

Funciones

- Sincronización autónoma de un intervalo de tiempo con un abonado y una troncal.
- Generación de los pulsos de HOLD y SAMPLE.
- Generación de una señal WAIT para sincronizar el trabajo con el UCP.

En la figura 11 la etapa de control secuencial asincrono conmuta el bus de control para ser usado por la UCP ó por el generador de control secuencial.

El generador de control secuencial entrega un conjunto

de señales que controla la tarjeta y las matrices de conmutación.

El control de bus de direcciones se encarga de seleccionar el bus activo hacia el conmutador temporal.

El conmutador temporal almacena la identificación del abonado y troncal para que en determinado intervalo de tiempo estos sean conectados.

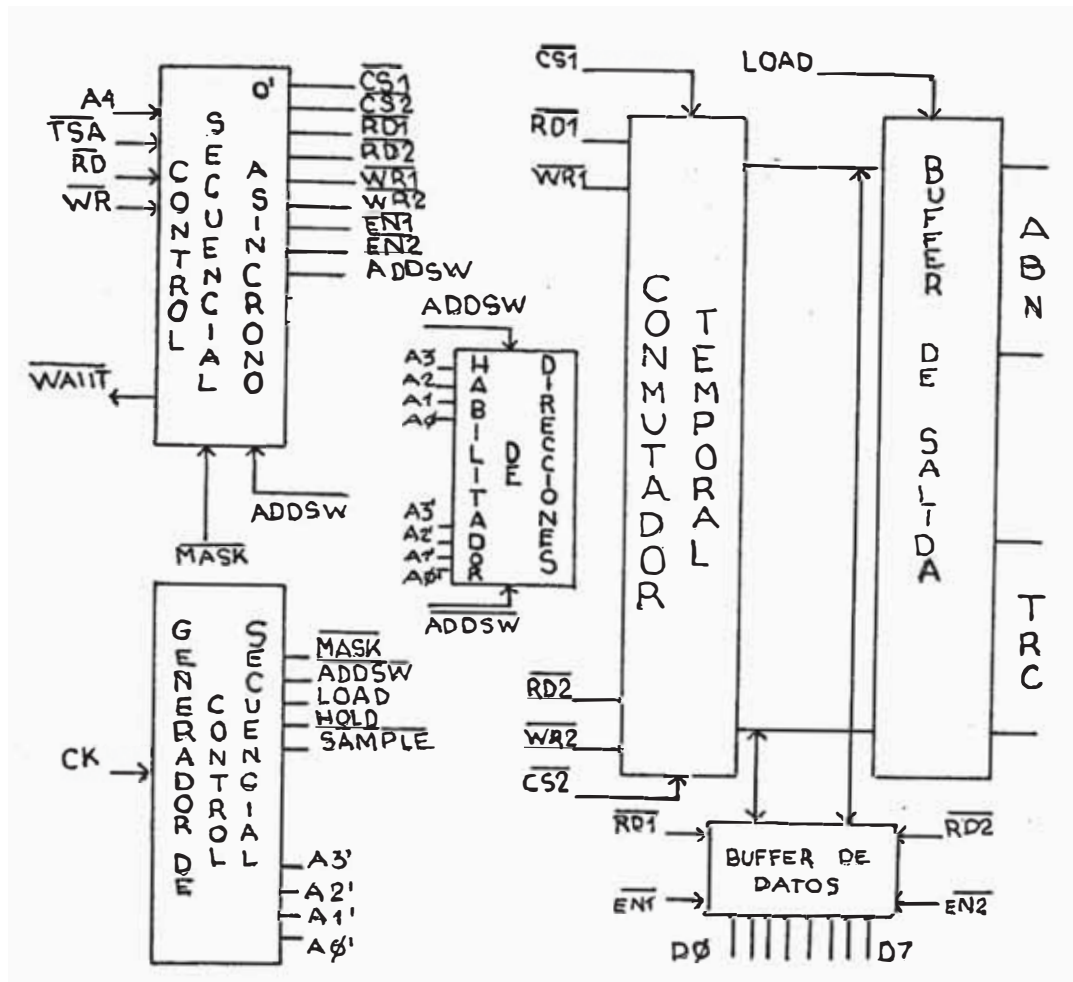


Figura 11 (Diagrama de Bloques)

Los buffers de datos aislan el bus de datos del bus de salida del conmutador temporal para permitir el paso de la información del conmutador hacia los buffers de salida.

Los buffers de salida almacenan la identificación del abonado y troncal durante el intervalo de tiempo (Time Slot).

b) Propósito

Realizar el control autónomo de la asignación de intervalos de tiempo. El control de esta tarjeta por la cantidad de procesos que realiza no es recomendable asignar al CPU porque disminuiría su rendimiento.

c) Teoría de Operación (ver anexo B, diagrama 11)

Cuando el circuito esta siendo controlado secuencialmente debe inhibirse el control asincrono (se llama control asincrono cuando la UCP controla la unidad SINCAD). Esto se logra con la etapa habilitador de control secuencial ó asincrono

Esta etapa recepciona las señales asincronas TSA, A4, WAIT y la señal secuencial ADDSW. Estas señales son procesadas con lógica combinatoria tal como se vera posteriormente para obtener las señales de salida que controlaran internamente la tarjeta y sincronizaran su funcionamiento con la del procesador. Las señales de

salida son CS1, CS2, RD1, RD2, WR1, WR2, EN1 y EN2, además existe una señal de enmascaramiento MASK para sincronizar el funcionamiento de la tarjeta con la UCP.

Cuando la UCP desea escribir ó leer en una de las memorias del conmutador temporal debe enviar la señal respectiva CS1 ó CS2, pero cuando se desea direccionar un intervalo de tiempo (IT) se deben enviar CS1 y CS2 simultáneamente. Con la ayuda de la tabla 07 diseñaremos el circuito combinacional que realice esta función.

\overline{TSA}	A4	\overline{ADDSW}	$\overline{CS1}$	$\overline{CS2}$	
0	0	0	0	0	1) si $\overline{ADDSW}=0 \rightarrow \overline{CS1}=\overline{CS2}=0$
0	0	1	0	1	
0	1	0	0	0	2) si $\overline{ADDSW}=1$ y $\overline{TSA}=1$
0	1	1	1	0	$\rightarrow \overline{CS1}=\overline{CS2}=1$
1	0	0	0	0	
1	0	1	1	1	3) si $\overline{ADDSW}=1$ y $\overline{TSA}=0$
1	1	0	0	0	$\rightarrow \overline{CS1}=A4 \quad \overline{CS2}=\overline{A4}$
1	1	1	1	1	

Tabla 07

Por Karnaugh

$\overline{CS1}$	\overline{TSA}				
	0	1	1	0	A4
	0	1	0	0	
	0	1	0	0	
	\overline{ADDSW}				

Mapa 01

$$\overline{CS1} = \overline{ADDSW} \cdot A4 + \overline{ADDSW} \cdot \overline{TSA}$$

$$\overline{CS1} = \overline{ADDSW} (\overline{TSA} + A4)$$

$\overline{CS2}$	\overline{TSA}		A4	
	0	1		0
	0	1	1	0
	\overline{ADDSW}			

Mapa 02

$$\overline{CS2} = \overline{ADDSW} \cdot \overline{A4} + \overline{ADDSW} \cdot \overline{TSA}$$

$$\overline{CS2} = \overline{ADDSW} (\overline{TSA} + \overline{A4})$$

En (1) el control lo tiene la Unidad.

En (2) la unidad esta libre.

En (3) el control lo tiene la UCP.

El circuito lógico es:

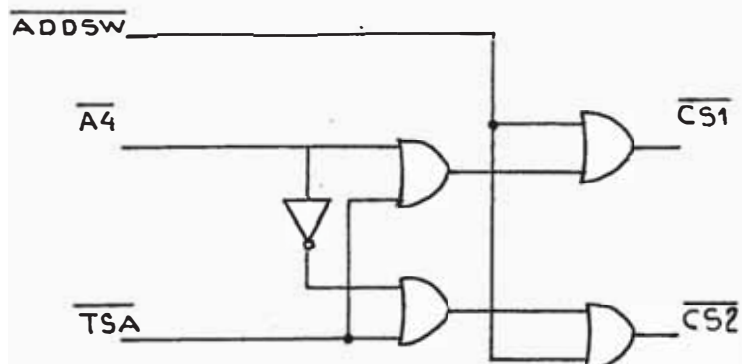


Figura 12

Se observa que cuando la UCP direcciona las memorias del conmutador temporal debe enviar las señales CS1 ó CS2. Con la ayuda de la Tabla 08 diseñaremos el circuito combinacional que realice esta función.

\overline{TSA}	A4	\overline{ADDSW}	$\overline{EN1}$	$\overline{EN2}$
0	0	0	1	1
0	0	1	0	1
0	1	0	1	1
0	1	1	1	0
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

1) si $\overline{ADDSW}=0$ $\overline{EN1}=\overline{EN2}=1$

2) si $\overline{TSA}=1 \rightarrow \overline{EN1}=\overline{EN2}=1$

3) si $\overline{ADDSW}=\overline{TSA}=0$

$\rightarrow \overline{EN1}=\overline{A4}$ $\overline{EN2}=\overline{A4}$

Tabla 03

Por Karnaugh

$\overline{EN1}$	\overline{TSA}		
0	1	1	0 A4
0	1	0	0
	\overline{ADDSW}		

Mapa 03

$$\overline{EN1} = \overline{ADDSW} + \overline{TSA} + A4$$

$\overline{EN2}$	\overline{TSA}		
0	1	0	0 A4
0	1	1	0
	\overline{ADDSW}		

Mapa 04

$$\overline{EN2} = \overline{ADDSW} + \overline{TSA} + \overline{A4}$$

En (1) el control lo tiene el generador.

En (2) la unidad está libre.

En (3) las señales $\overline{EN1}$ y $\overline{EN2}$ dependen de A4.

El circuito lógico es:

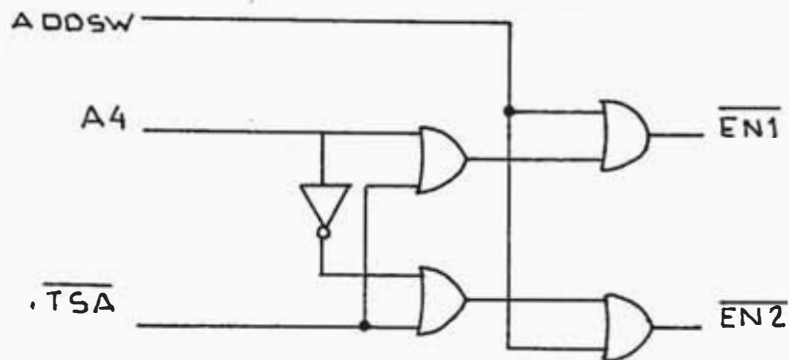


Figura 13

Una vez habilitado el buffer de datos la tarjeta debe generar la señal RD1 ó RD2 a partir de CS1, CS2 y RD.

CS1	CS2	RD	RD1	RD2
0	0	0	0	0
0	0	1	0	0
0	1	0	0	1
0	1	1	1	1
1	0	0	1	0
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

1) si $\overline{CS1} = \overline{CS2} = 0$

→ RD1=RD2=0

2) si $\overline{RD} = 0$

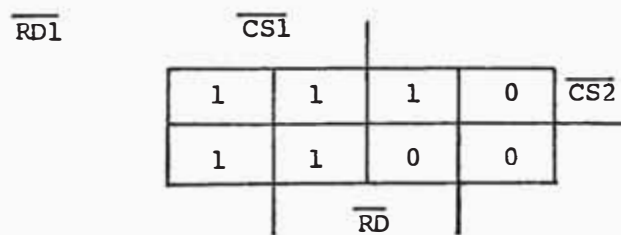
→ RD1=CS1 y RD2=CS2

3) si $\overline{RD1} = 1$ y $\overline{CS1} = 0$ y $\overline{CS2} = 0$

→ RD1=RD2=1

Tabla 09

Por Karnaugh



Mapa 05

$$RD1 = CS1 + RD \cdot CS2$$

RD2	CS1				CS2
	1	1	1	1	
	0	1	0	0	
	RD				

Mapa 06

$$\overline{RD2} = \overline{CS2} + \overline{RD} \cdot \overline{CS1}$$

En (1) el control lo tiene el generador.

En (2) el control lo tiene el UCP.

En (3) la unidad está libre.

El circuito lógico es el siguiente:

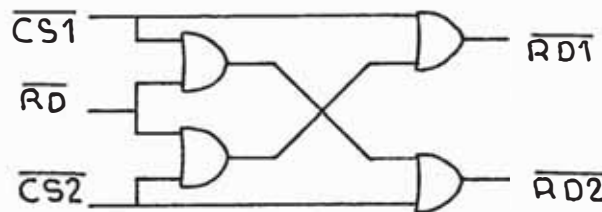


Figura 14

Cuando el UCP escribe en las memorias del conmutador temporal la tarjeta tiene que generar las señales $\overline{WR1}$ ó $\overline{WR2}$ a partir de $\overline{EN1}$, $\overline{EN2}$ y \overline{WR} .

$\overline{EN1}$	$\overline{EN2}$	\overline{WR}	$\overline{WR1}$	$\overline{WR2}$
0	0	0	X	X
0	0	1	X	X
0	1	0	0	1
0	1	1	1	1
1	0	0	1	0
1	0	1	1	1
1	1	0	X	X
1	1	1	X	X

1) si $\overline{EN1} = \overline{EN2} = 0 \rightarrow \overline{WR1} = \overline{WR2} = X$

2) si $\overline{EN1} = \overline{EN2} = 1 \rightarrow \overline{WR1} = \overline{WR2} = X$

3) si $\overline{WR} = 1 \rightarrow \overline{WR1} = \overline{WR2} = 1$

4) si $\overline{WR} = 0$

$\rightarrow \overline{WR1} = \overline{EN1}$ y $\overline{WR2} = \overline{EN2}$

Tabla 10

Por Karnaugh

$\overline{WR1}$	$\overline{EN1}$				
	X	X	1	0	$\overline{EN2}$
	1	1	X	X	
					\overline{WR}

Mapa 07

$$\overline{WR1} = \overline{EN1} + \overline{WR}$$

$\overline{WR2}$	$\overline{EN1}$				
	X	X	1	1	$\overline{EN2}$
	0	1	X	X	
					\overline{WR}

Mapa 08

$$\overline{WR2} = \overline{EN2} + \overline{WR}$$

La condición (1) es imposible.

En (2) el buffer de datos esta inhabilitado.

En (3) no hay escritura.

En (4) si hay escritura.

El circuito lógico es:

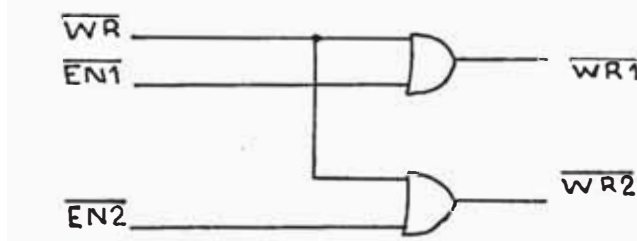


Figura 15

También es necesario sincronizar el funcionamiento del SINCAD con la UCP, para esto diseñamos un circuito que sea capaz de realizar la siguiente secuencia:

\overline{TSA}	\overline{MASK}	\overline{WAIT}	\overline{WAIT}
CK	D	Q	Q(n+1)
	0	0	0
	0	1	0
	1	0	1
	1	1	1

Tabla 11

Solo el caso (*) es necesario para el sistema, y esto se realiza con un flip-flop tipo "D". Cuando el F-F se encuentra en este estado se debe resetear para volver a las condiciones iniciales, es decir:

\overline{PR}	\overline{WAIT}
0	1
1	X

Tabla 12

donde $\overline{PR} = \overline{MASK}$

El siguiente circuito cumple con estas condiciones

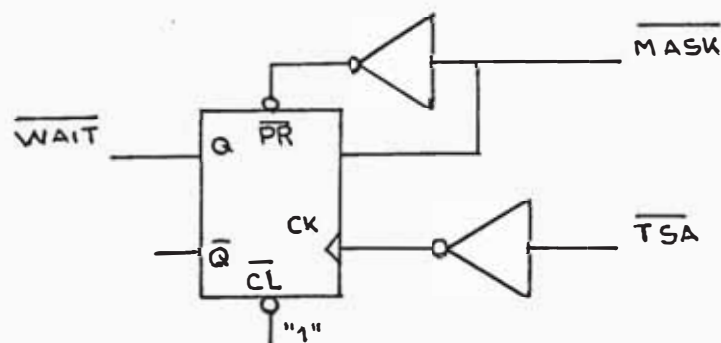


Figura 16

Si $\overline{MASK}=1$ $\overline{WAIT}=1$

Si $\overline{MASK}=1$ y $\overline{TSA} = \downarrow \rightarrow \overline{WAIT}=1$

si $\overline{MASK}=0$ y $\overline{TSA} = \downarrow \rightarrow \overline{WAIT}=0$

De esta manera el circuito habilitador de control secuencial y asincrono será:

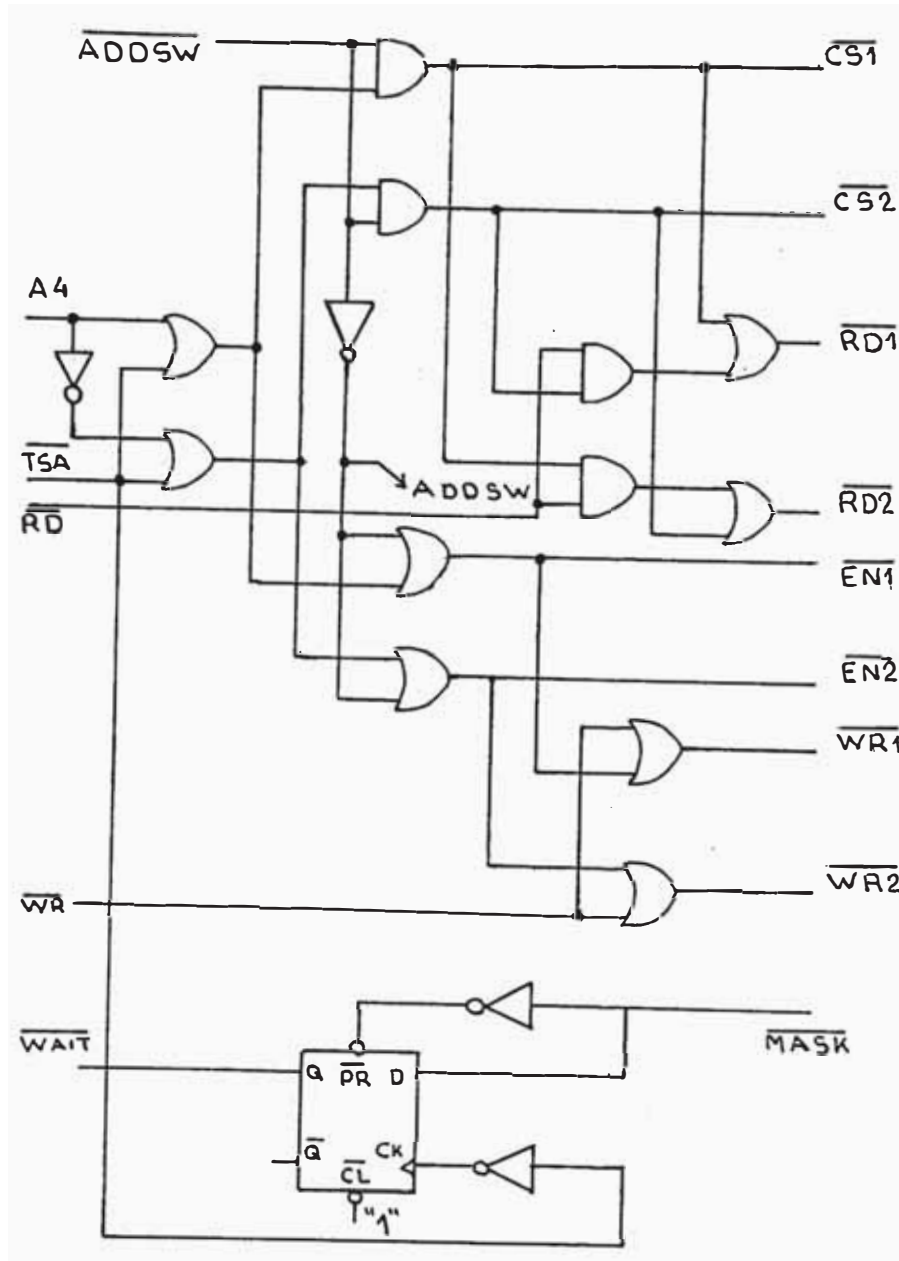


Figura 17

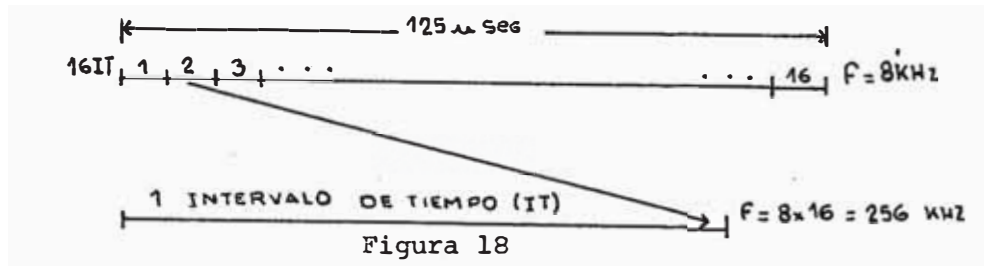
Se observa que si:

$ADDSW=0 \rightarrow CS1=CS2=RD1=RD2=0$ y $EN1=EN2=WR1=WR2=1$

$ADDSW=1$ $CS1, CS2, RD1, RD2, EN1, EN2, WR1, WR2$, dependen de $A4, RD, WR$ y TSA .

Para el diseño del generador de control secuencial se

tomó en consideración la f_{min} . de muestreo que es de 8Khz. Este valor se obtiene del hecho que el 90% de la potencia de la voz humana se encuentra en el espectro de 300 a 3400Hz, tomando como base 4Khz como f_{max} . de la voz entonces obtenemos $f_{min}=2f_{max}=8Khz$.



Si dividimos un IT en 14 pulsos tendremos una frecuencia de:

$$f = 128 \times 14 = 1.79 \text{ Mhz}$$

Esta frecuencia es aproximada a la frecuencia del cristal que utiliza la UCP.

En cada IT debemos generar la señal SAMPLE y HOLD. La señal SAMPLE debe ser activa 3 pulsos después de iniciado hasta 3 pulsos antes de finalizado el IT para de esta manera evitar la diafonía entre dos muestras adyacentes, HOLD se activa un pulso después hasta un pulso antes de SAMPLE para de esta manera filtrar los transitorios que aparecen al inicio y al final del muestreo. Tal como se observa en la figura 22.

De lo anterior se deduce que la transferencia de datos del conmutador temporal hacia los buffer de salida se puede realizar entre los tres últimos y los tres primeros pulsos de 2 IT adyacentes. Entonces la señal

ADDSW debe encontrarse dentro de este intervalo como se observa en la figura 22.

La señal de carga \overline{LOAD} debe ser activa dentro del intervalo que ADDSW es activa como se observa en la figura 22.

Se deduce de lo anterior que cuando ADDSW es activa el procesador no puede acceder las memorias del conmutador temporal por esta razón el circuito debe generar una señal que le indique al procesador que se detenga y espere hasta que se termine la transferencia de datos. Para esto se analiza el diagrama de tiempos del procesador en un ciclo de lectura ó escritura de un puerto.

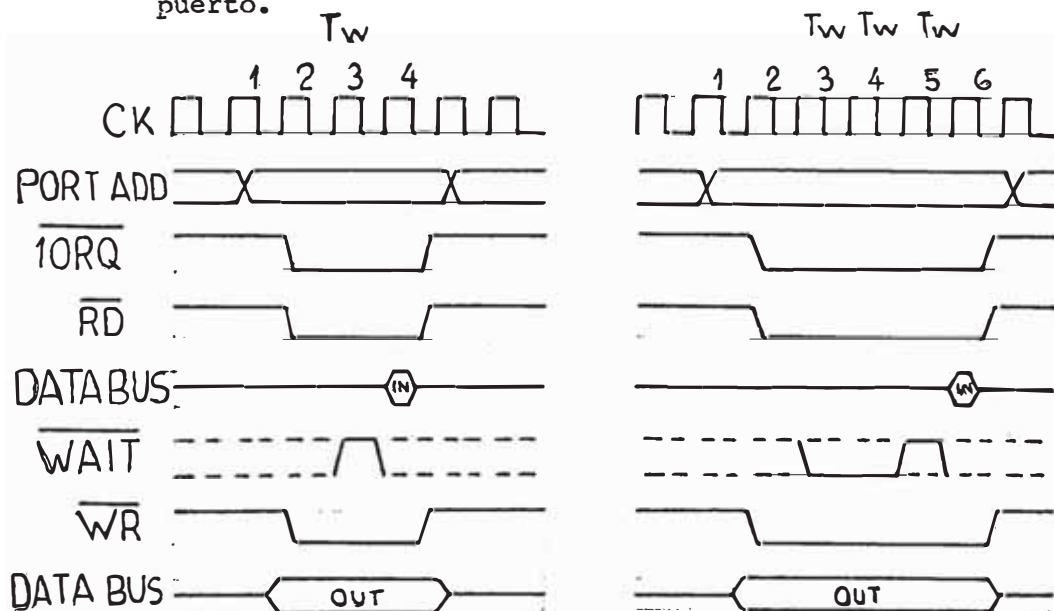


Figura 19

En el tercer pulso del ciclo de escritura ó lectura el procesador observa el estado de \overline{WAIT} y si lo encuentra en nivel alto continua el proceso pero si lo encuentra

en nivel bajo se detiene, y en los siguientes pulsos el procesador monitoreará WAIT hasta encontrarlo nuevamente en un nivel alto luego del cual terminará el ciclo.

Cuando el procesador debe realizar un ciclo de escritura lectura en la tarjeta SINCAD envía el pulso TSA (IORQ) al circuito siguiente.

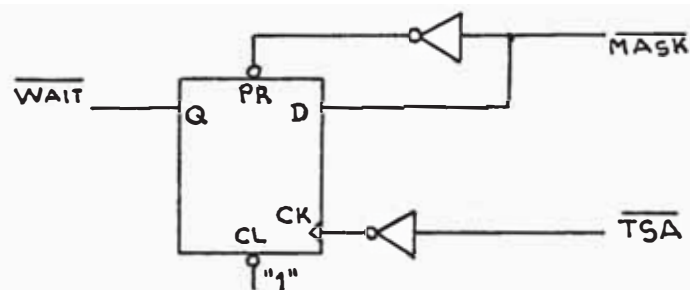


Figura 20

Si $\overline{TSA} \downarrow$ y $\overline{MASK}=1 \rightarrow \overline{WAIT}=0$

Si $\overline{TSA} \downarrow$ y $\overline{MASK}=0 \rightarrow \overline{WAIT}=0$

Si $\overline{TSA}=X$ y $\overline{MASK} \uparrow \rightarrow \overline{WAIT} \uparrow =1$

Para determinar la forma de MASK tomamos como referencia la señal ADDSW. Observando el diagrama de la figura 21 tenemos que si $\overline{MASK}=\overline{ADDSW}$ existirá un problema si TSA aparece justo un pulso antes que MASK, entonces en el circuito de la figura 20 WAIT permanecerá en alto, realizándose una operación errada. Para evitar esto debemos tener una señal MASK que sea activa unos pulsos antes que la señal ADDSW. Si diagramamos MASK como en (2) tendremos si que existe un pulso TSA en el instante T1 WAIT ira a un nivel bajo, indicandole al

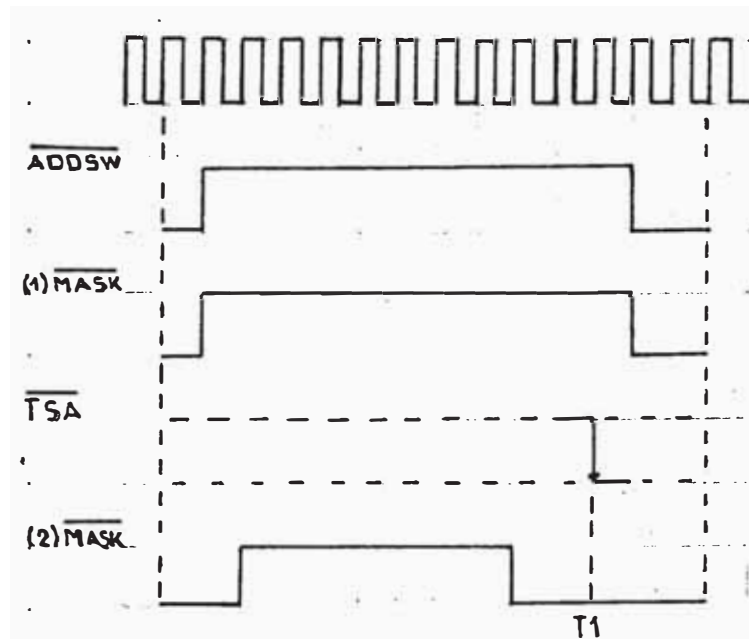


Figura 21

Procesador que se detenga hasta que la etapa de control secuencial o asíncrono libere los buses.

Para generar todas estas señales es más fácil grabar los datos en una memoria EPROM y luego direccionarla secuencialmente. El circuito de la Figura 23 realiza esta operación.

La frecuencia (3.58Mhz) es dividida entre dos obteniéndose dos trenes de pulsos de $f=1.79\text{Mhz}$ pero desfasados 180° como se puede observar en la Figura 23 (CK y $\overline{\text{CK}}$). CK es ingresada al contador módulo 14 generando las señales Q0, Q1, Q2 y Q3 que direccionan las 14 posiciones de la EPROM. Las salidas D0, D1, D2, D3 y D4 ingresan al latch el cual engancha las señales justo en el instante central para filtrar los transitorios (glitch) que se producen cuando varían D0, ..., D4. A la salida de latch obtendremos la secuencia del diagrama anterior.

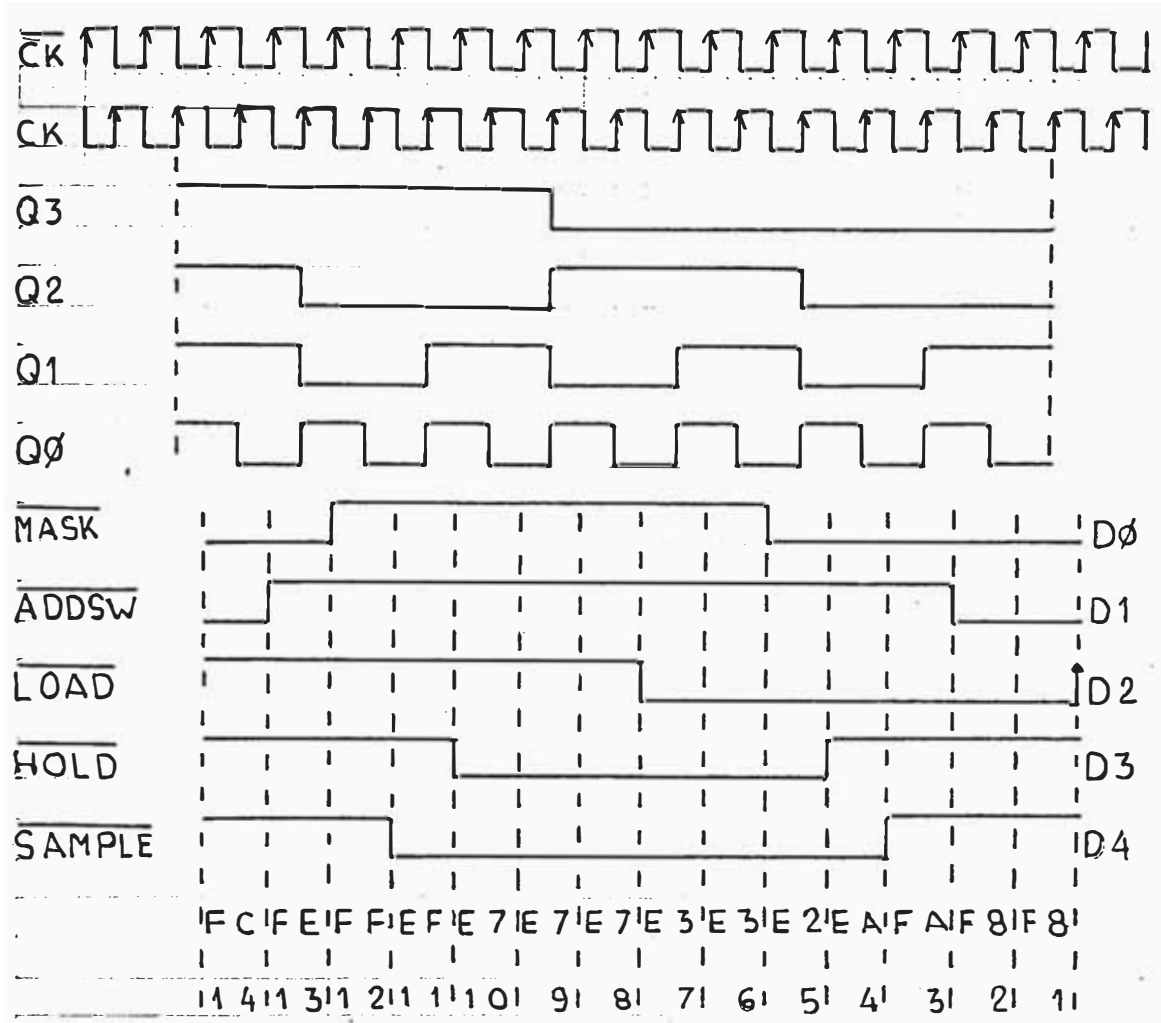


Figura 22

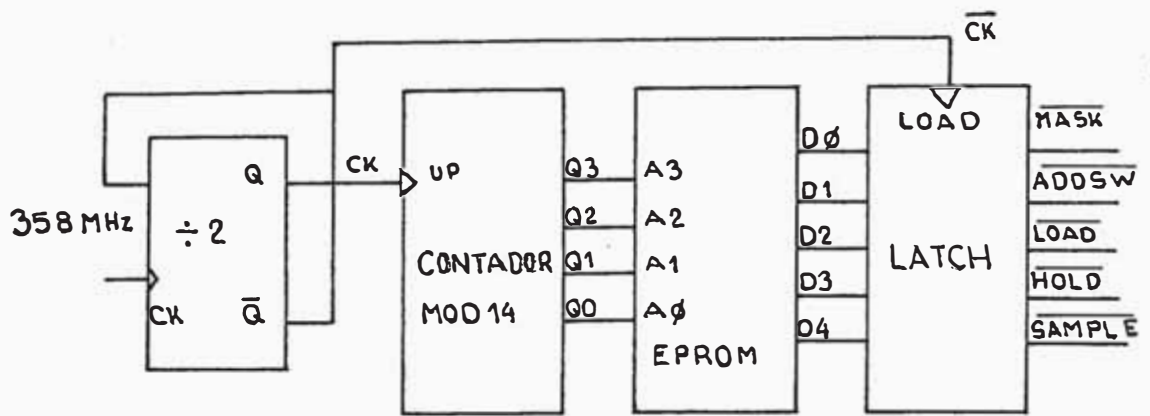


Figura 23

Se sabe que cada IT le corresponde una posición en cada memoria del conmutador temporal, entonces necesitamos un circuito que direcciona las posiciones del conmutador temporal secuencialmente. Esto lo realiza un contador binario módulo 16 que tendrá como reloj LOAD tal como se observa a continuación:

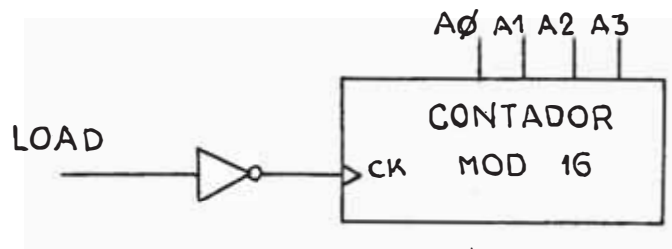


Figura 24

El habilitador de direcciones es un multiplexor controlado por ADDSW, que conmuta el bus de direcciones del procesador con el bus de direcciones generadas por el contador módulo 16 para de esta manera transferir el control al procesador ó al generador de control secuencial.

El conmutador temporal consta de 02 memorias RAM 6116 en la primera se almacena la identificación del abonado y en la segunda la identificación de la troncal. De cada memoria se utiliza solo 16 posiciones donde cada posición equivale a un intervalo de tiempo (IT). Tal como se observa en la tabla 13.

Por ejemplo si deseamos que en IT1 se encuentre el abonado 5 con la troncal 8 debemos de grabar esta información en la posición 0000 de ambas memorias, esto

significa que el generador de control secuencial cuando direcciona estas posiciones activa los switch de las matrices de conmutación uniendo galvanicamente el AB5 con la TK8 en el IT1.

POSICION	IT	RAM1	RAM2
0 0 0 0	IT1	AB5	TK8
0 0 0 1	IT2		
0 0 1 0	IT3		
.	.		
.	.		
.	.		
1 1 1 0	IT15		
1 1 1 1	IT16		

Ejemplo

Tabla 13

Por las condiciones de operación del circuito la identificación del abonado y troncal están presentes a la salida del conmutador temporal durante todo el intervalo de tiempo

Los buffer de salida sirven para recibir esta información y mantenerla en su salida durante todo el intervalo de tiempo.

Los buffer de datos aíslan el bus de datos del sistema con el bus de datos del conmutador temporal para evitar cruces de información.

2.4.12 Matriz de Abonados (MATAB)

a) Descripción General

Integra el subsistema de conmutación y esta diseñada totalmente con los C.I. CD4051 y 74LS138.

Tiene dos bloques bien definidos, el bloque matriz y el bloque predecodificador.

b) Propósito

Esta tarjeta recibe la transmisión o recepción de 64 abonados y conmuta 32 de estos en 02 tramas PAM de 16 I.T. cada una.

c) Teoría de Operación (ver anexo B, diagrama 12)

El funcionamiento de esta tarjeta se puede explicar con el ejemplo de la Figura 25.

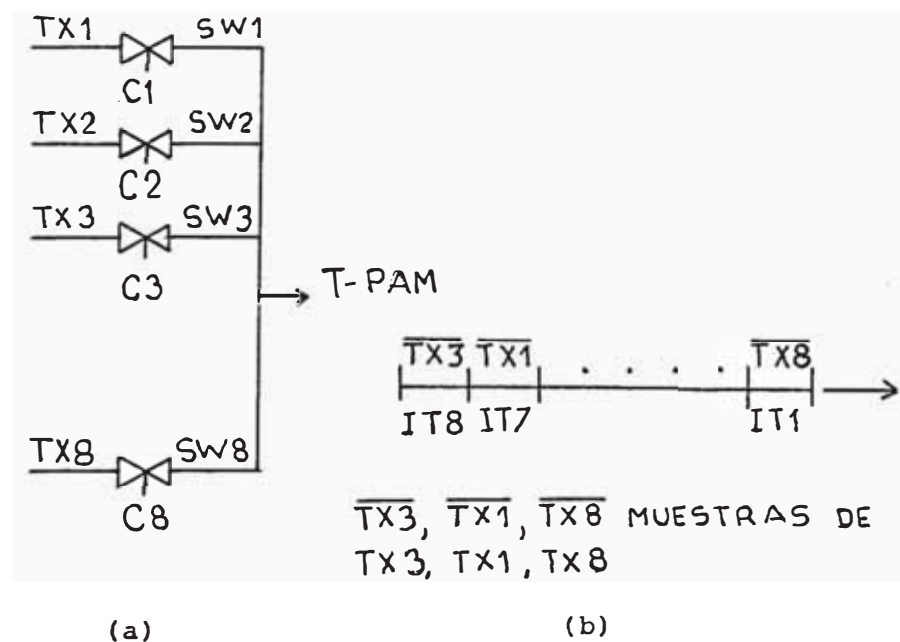


Figura 25

En la figura 25.a se observa 08 señales (TX1, TX2, ..., TX8) acopladas a la entrada de 08 switches (SW1, SW2, ..., SW8) y la salida de estos están unidos a un punto común que lo llamaremos trama PAM (T-PAM).

Inicialmente los switches están abiertos, excitando con pulsos los controles (C1, C2, ..., C8) alternativamente y en cualquier orden, en el punto T-PAM obtendremos un tren de pulsos que son muestras de estas señales como se observa en la figura 25.b.

La tarjeta MATAB realiza esta secuencia para 64 abonados con 02 T-PAM de salida y tiene además un circuito predecodificador para determinar el C.I. a ser habilitado.

La figura 26 muestra el diagrama de bloques de MATAB.

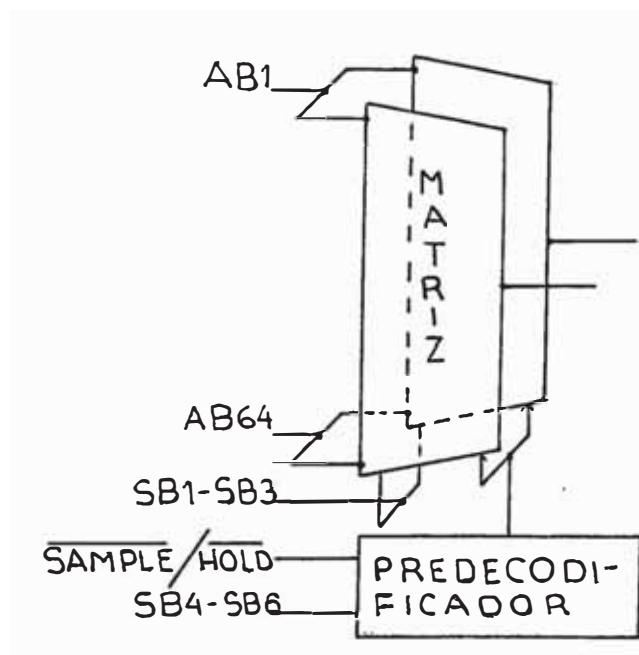


Figura 26

Se observa 02 matrices paralelas que reciben los 64 abonados, 32 de los cuales son conmutados hacia 02 T-PAM en el orden indicado por las señales de control SB1, SB2, ..., SB6.

En el diagrama circuital, las matrices están constituidas por los C.I. A2, ..., A9 y B2, ..., B9 (CD4051) y el circuito predecodificador por A1 y B1 (74LS138).

Los grupos de señales SA1, ..., SA6 y SC1, ..., SC6 contienen la identificación del abonado a ser conmutado. Las señales SAMPLE y HOLD controlan el tiempo de conmutación y las señales SW1 y SW3 la habilitación de la matriz.

Para la primera matriz las señales SW1, SAMPLE, SA4, SA5 y SA6 ingresan al circuito predecodificador A1, el cual las decodifica generando 08 señales Y0, ..., Y7 que sirven para habilitar los C.I. A2, ..., A9.

En la tabla 14 se observa que la matriz está habilitada cuando SW1 y SAMPLE están en "0" lógico, para otra combinación la matriz está inhabilitada.

Con las señales de habilitación Y0, ..., Y7 y el grupo de señales SA1, SA2 y SA3 conmutamos uno de los 64 abonados de la matriz tal como se observa en la tabla 15.

SAMPLE	SW1	SA6	SA5	SA4	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
1	1	X	X	X	1	1	1	1	1	1	1	1
1	0	X	X	X	1	1	1	1	1	1	1	1
0	1	X	X	X	1	1	1	1	1	1	1	1
0	0	0	0	0	0	1	1	1	1	1	1	1
0	0	0	0	1	1	0	1	1	1	1	1	1
0	0	0	1	0	1	1	0	1	1	1	1	1
0	0	0	1	1	1	1	1	0	1	1	1	1
0	0	1	0	0	1	1	1	1	0	1	1	1
0	0	1	0	1	1	1	1	1	1	0	1	1
0	0	1	1	0	1	1	1	1	1	1	0	1
0	0	1	1	1	1	1	1	1	1	1	1	0

Tabla 14 (C.I. A1)

Y0	SA3	SA2	SA1	AB1	AB2	AB3	AB4	AB5	AB6	AB7	AB8	T-PAM
1	X	X	X	1	1	1	1	1	1	1	1	X
0	0	0	0	0	1	1	1	1	1	1	1	AB1
0	0	0	1	1	0	1	1	1	1	1	1	AB2
0	0	1	0	1	1	0	1	1	1	1	1	AB3
0	0	1	1	1	1	1	0	1	1	1	1	AB4
0	1	0	0	1	1	1	1	0	1	1	1	AB5
0	1	0	1	1	1	1	1	1	0	1	1	AB6
0	1	1	0	1	1	1	1	1	1	0	1	AB7
0	1	1	1	1	1	1	1	1	1	1	0	AB8

Tabla 15 (C.I. A9)

La tabla anterior es válida para los otros C.I. A2, ..., A8. La segunda matriz es similar a la primera

por lo tanto el análisis de funcionamiento es igual, la diferencia se encuentra en el uso del grupo de señales SC1, ..., SC6 en vez del grupo SA1 ..., SA6 por esta matriz.

2.4.13 Matriz de Troncales (MATTK)

a) Descripción General

Integra el subsistema de conmutación y esta diseñada totalmente con los C.I. CD4051 y 74LS139.

La tarjeta tiene dos bloques bien definidos, el bloque matriz y el bloque predecodificador.

b) Propósito

Esta tarjeta es capaz de recibir la transmisión y recepción de 32 circuitos, conmutarlos en 04 T-PAM de 16 I.T. cada una. Donde 02 son de transmisión y 02 de recepción.

c) Teoría de Operación (ver anexo B, diagrama 13)

El funcionamiento de esta tarjeta se puede explicar con el ejemplo de la Figura 27.

En la figura 27.a se tiene una trama que ingresa a 08 switch, inicialmente los switch estan abiertos pero de acuerdo a los pulsos de control en c1, ..., c8 las muestras serán distribuidas a las 08 salidas (RX1, ..., RX8).

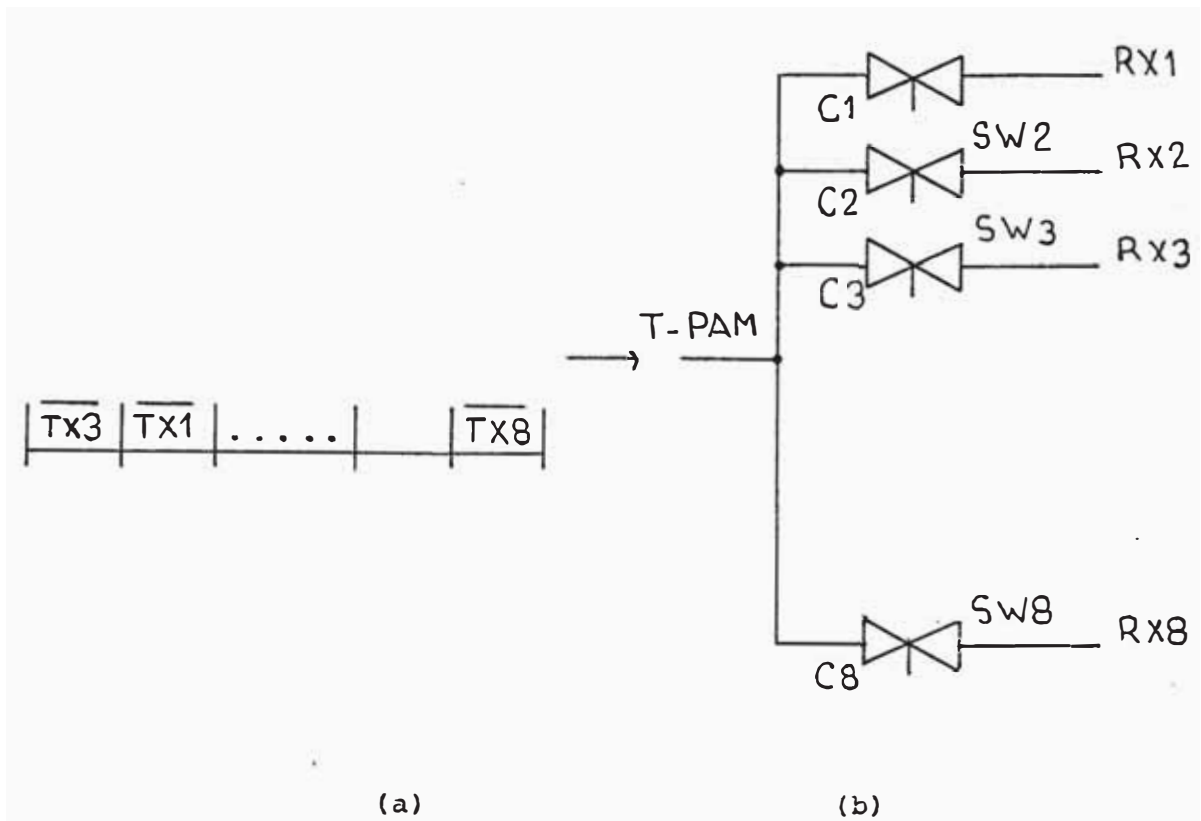


Figura 27

La MATTK realiza esta función para 32 circuitos con 04 T-PAM. El circuito predecodificador esta diseñado alrededor del 74LS139, la figura 28 muestra un diagrama de bloques.

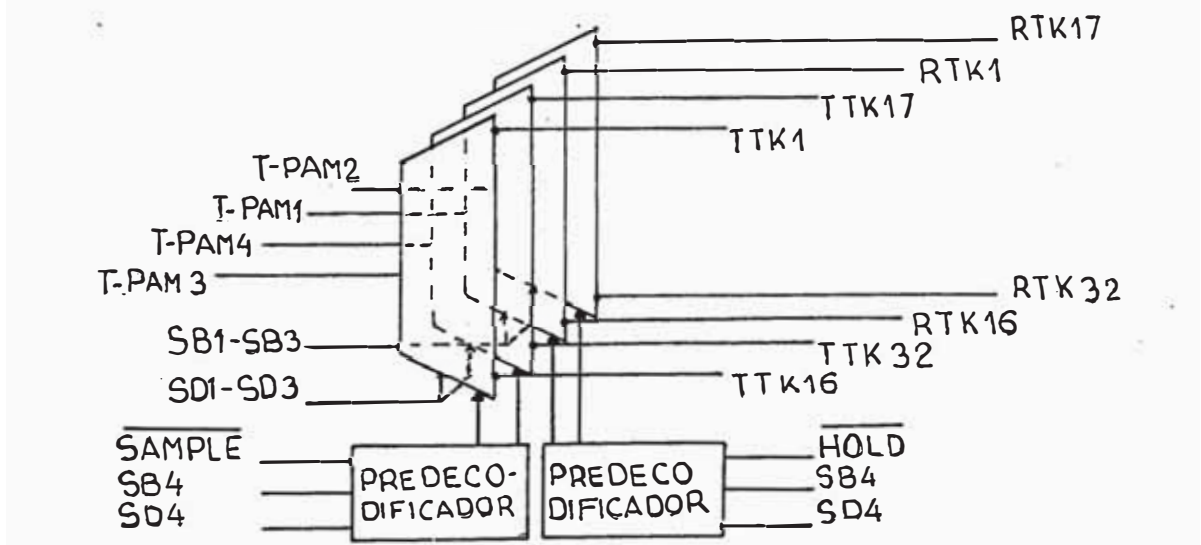


Figura 28

Se observan 04 matrices paralelas que reciben la transmisión y recepción de las 32 troncales, las cuales son conmutadas hacia 04 T-PAM en el orden indicado por las señales de control SB1, ..., SB4 y SD1, ..., SD4.

En el diagrama circuital las matrices están constituidas por los C.I. A2, ..., A5 y el circuito predecodificador A1, los C.I. B2, ..., B5 y el circuito predecodificador B1.

Los grupos de señales SB1, ..., SB4 y SD1, ..., SD4 contienen la identificación de la troncal a ser conmutada, las señales SAMPLE y HOLD controlan el tiempo de conmutación y SW2 y SW4 la habilitación de la matriz.

Para la primera matriz de retención las señales SW2, HOLD y SB4 ingresan al circuito predecodificador B1 (74LS139), el cual las decodifica generando las señales Y0 e Y1 que sirven para habilitar los circuitos integrados B4 y B5.

En la tabla 16 se observa que solo utilizamos 02 de las 04 señales de control (Y0 e Y1). Si SW2 = 1 la matriz está inhabilitada.

Con la señal de habilitación Y0 y el grupo de señales

SB1, SB2 y SB3 activamos una de las 08 troncales del C.I. B5, igual como en la tabla 15.

$\overline{\text{SW2}}$	$\overline{\text{SAMPLE}}$	SB4	$\overline{\text{Y0}}$	$\overline{\text{Y1}}$	$\overline{\text{Y2}}$	$\overline{\text{Y3}}$
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

Tabla 16 (C.I. B1)

Este análisis es válido para las otras 03 matrices (A2-A3, A4-A5 y A1, B2-B3 y B1).

2.4.14 Matriz de Señalización (MATSZ)

a) Descripción General

Integra el subsistema de conmutación y está diseñada totalmente con los C.I. CD4051, 74LS138 y LM348.

La tarjeta tiene tres bloques bien definidos, el bloque matriz, el bloque predecodificador y el bloque de retención y filtrado.

b) Propósito

Esta tarjeta es capaz de conectar las troncales con los circuitos de señalización (REMIS y REMSI) a través de una T-PAM de 16 I.T.

c) Teoría de Operación (ver anexo B, diagrama 14)

El funcionamiento de esta tarjeta se puede explicar con el ejemplo de la Figura 29.

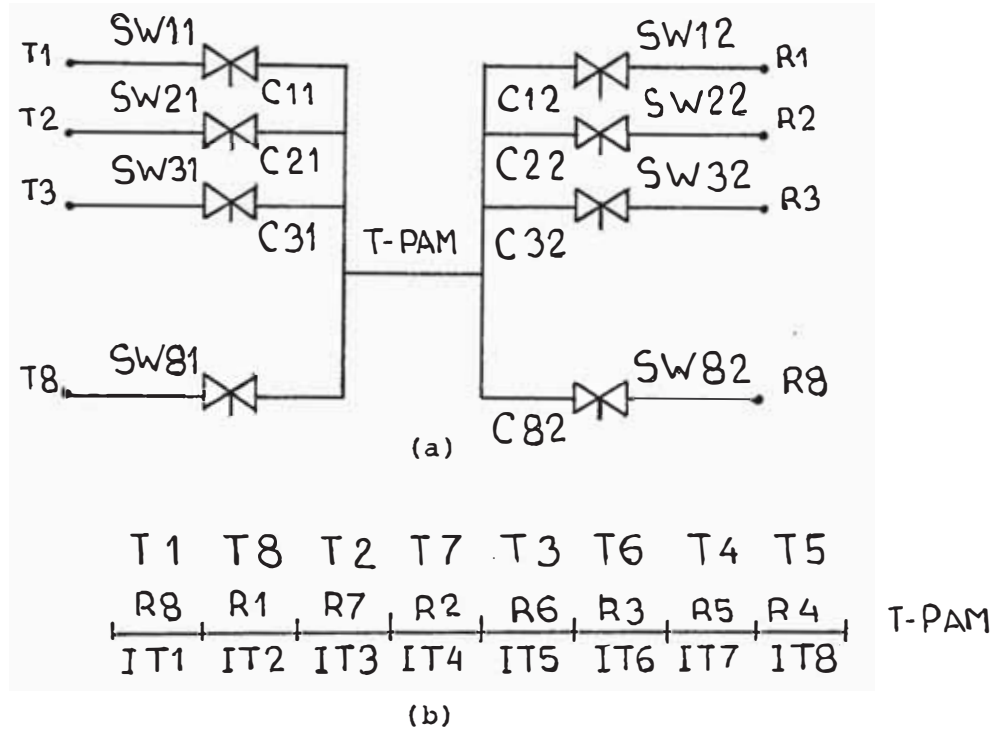


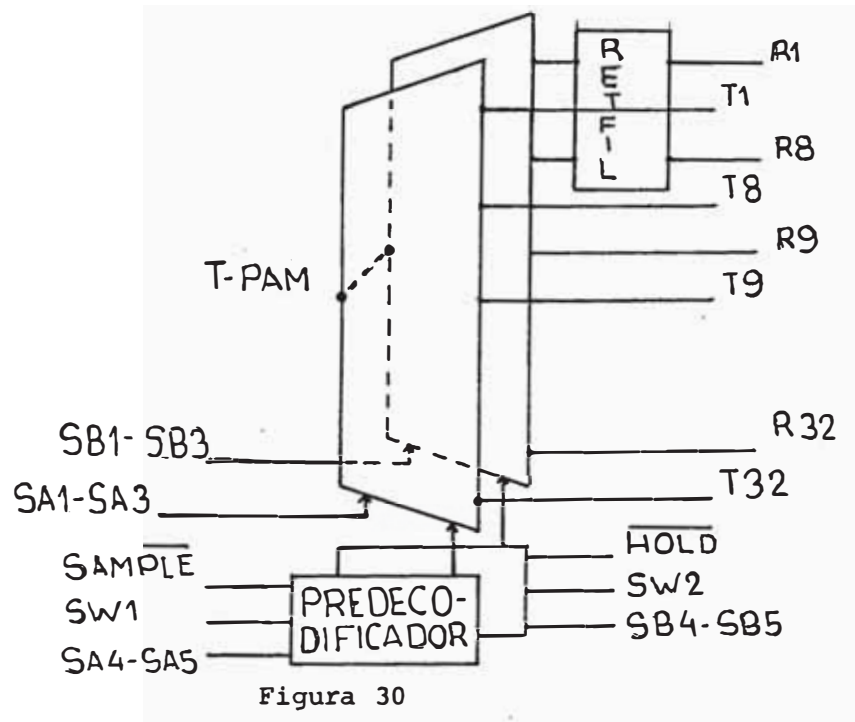
Figura 29

En la figura 29.a se tiene la transmisión de 08 circuitos (T1, ..., T8) acoplados a los switch SW11, SW21, ..., SW81, y la recepción de estos 08 circuitos (R1, R2, ..., R8) acoplados a los switch SW12, SW22, ..., SW82 y en la figura 29.b se tiene el esquema de la T-PAM de 08 intervalos de tiempo que unen estas dos matrices.

Si en IT1 exitamos SW11 y SW82 por C11 y C82 enlazaremos T1 y R8 y si en IT2 exitamos SW81 y SW12 por C81 y C12 enlazaremos T8 y R1, de esta manera enlazaremos 02 circuitos. Se deduce que se necesitan 02 I.T. para enlazar 02 circuitos. La tarjeta

MATSZ realiza esta función para 32 circuitos.

Diagrama de bloques.



En la figura 30 se observan 02 matrices paralelas que reciben la transmisión y recepción de los 32 circuitos, los cuales son conmutados hacia la T-PAM que une estas 02 matrices en el orden indicado por las señales de control SBE1, ..., SBE6 y SBF1, ..., SBF6.

En el plano circuital la matriz de transmisión está constituida por los C.I. A2, ..., A5 (CD4051) y el circuito predecodificador por A1 (74LS138), la matriz de recepción está constituida por los C.I. B2, ..., B5 y el circuito predecodificador por B1 (74LS138), el circuito RETFIL por los C.I. A6, B1, C6 y D3 (LM348).

Los grupos de señales SBE1, ..., SBE6 y SBF1, ..., SBF6 contienen la identificación del circuito a ser conmutado, las señales SAMPLE y HOLD controlan el tiempo de conmutación y las señales SW5 y SW6 la habilitación de la matriz.

Para la matriz de transmisión las señales SBE4, SBE5, SBE6, SAMPLE y SW1 ingresan al circuito predecodificador A1 (74LS138).

SAMPLE	SW5	SBE6	SBE5	SBE4	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
1	1	X	X	X	1	1	1	1	1	1	1	1
1	0	X	X	X	1	1	1	1	1	1	1	1
0	1	X	X	X	1	1	1	1	1	1	1	1
0	0	0	0	0	0	1	1	1	1	1	1	1
0	0	0	0	1	1	0	1	1	1	1	1	1
0	0	0	1	0	1	1	0	1	1	1	1	1
0	0	0	1	1	1	1	1	0	1	1	1	1
0	0	1	0	0	1	1	1	1	0	1	1	1
0	0	1	0	1	1	1	1	1	1	0	1	1
0	0	1	1	0	1	1	1	1	1	1	0	1
0	0	1	1	1	1	1	1	1	1	1	1	0

Tabla 17 (C.I. A1)

En la tabla 17 se observa que la matriz está habilitada cuando SW1 y SAMPLE están en "0" lógico, para otra combinación la matriz esta inhabilitada.

Con la señal de habilitación Y0 y las señales SBE1, SBE2 y SBE3 conmutamos uno de los 08 circuitos del C.I. A5 hacia la T-PAM, como se indica en la tabla 18.

Y0	SBE3	SBE2	SBE1	TX1	TX2	TX3	TX4	TX5	TX6	TX7	TX8	T-PAM
1	X	X	X	1	1	1	1	1	1	1	1	X
0	0	0	0	0	1	1	1	1	1	1	1	TX1
0	0	0	1	1	0	1	1	1	1	1	1	TX2
0	0	1	0	1	1	0	1	1	1	1	1	TX3
0	0	1	1	1	1	1	0	1	1	1	1	TX4
0	1	0	0	1	1	1	1	0	1	1	1	TX5
0	1	0	1	1	1	1	1	1	0	1	1	TX6
0	1	1	0	1	1	1	1	1	1	0	1	TX7
0	1	1	1	1	1	1	1	1	1	1	0	TX8

Tabla 18 (C.I. A5)

Los primeros 08 circuitos de recepción ingresan a un circuito retensor y filtro que se encargan de reconstruir la señal muestreada (Ver RETFIL).

2.4.15 Retensor y Filtro (RETFIL)

a) Descripción General

Integra el subsistema de conmutación y esta diseñada alrededor del C.I. LM348.

Puede regenerar 32 señales simultáneamente utilizando filtros chebyshev de dos polos.

Cada C.I. regenera 02 señales por lo tanto la tarjeta está constituida por 16 C.I. LM348 con sus respectivas resistencias y condensadores.

b) Propósito

Esta tarjeta recibe señales muestreadas de baja potencia, las cuales son reconstruidas y filtradas generando una señal casi igual al original, teniendo un bajo porcentaje de distorsión.

c) Teoría de Operaciones (ver anexo B, diagrama 15)

Por el teorema de Nyquist una señal analógica limitada en banda puede ser muestreada a una frecuencia mayor o igual al doble de la frecuencia máxima (f_m).

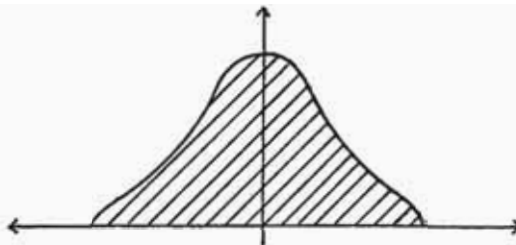


Figura 31

Los pulsos de muestreo son de corta duración por lo tanto la señal muestreada tiene la siguiente forma:

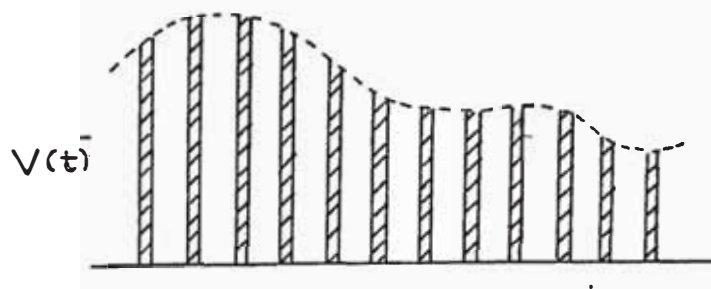


Figura 32

Como podemos deducir estas señales son de baja potencia. Para mejorar la potencia debemos cubrir los vacíos que existen entre muestra y muestra, esto se logra con un circuito que retiene la muestra hasta la aparición de la siguiente. A este circuito lo denominaremos retensor (Ver figura 33).

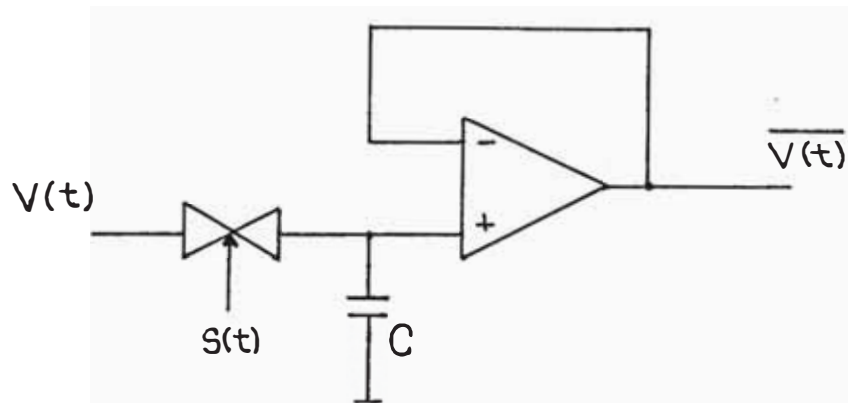


Figura 33

La señal retenida $V(t)$ tendrá la siguiente forma:

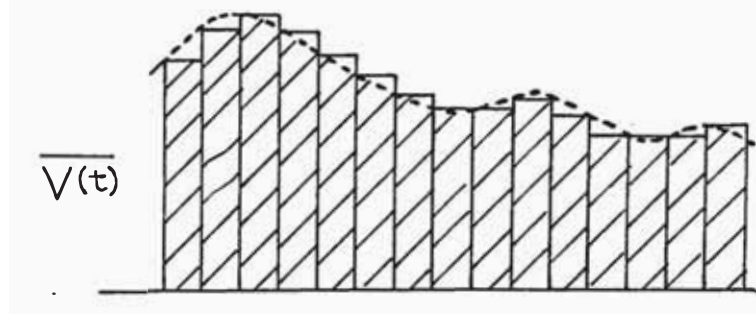


Figura 34

Esta señal tiene que ser pasada por un filtro pasabajos para obtener la original, el filtro elegido es un chebyshev de dos polos con los siguientes parámetros $f_0 = 4\text{Khz}$, $\mathcal{L} = 2$ y $K = 1$.

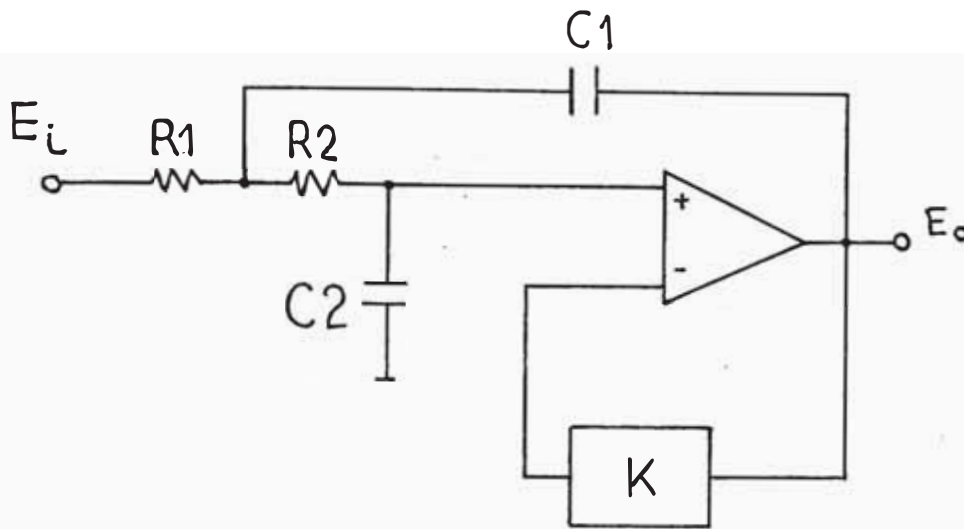


Figura 35

$$\frac{E_o}{E_i} = \frac{K/R1.R2.C1.C2}{s^2 + s(1/R1.C1 + 1/R2.C2 + (1-K)/R2.C2) + 1/R1.R2.C1.C2}$$

$$f_o = \frac{1}{2\pi} \left(\frac{1}{R1.R2.C1.C2} \right)^{1/2}$$

$$\alpha = \left(\frac{R2.C2}{R1.C1} \right)^{1/2} + \left(\frac{R1.C2}{R2.C1} \right)^{1/2} + \left(\frac{R1.C1}{R2.C2} \right)^{1/2} - K \left(\frac{R1.C1}{R2.C2} \right)^{1/2}$$

Luego de hacer los cálculos se obtuvo los siguientes valores:

$$R1 = 4K7$$

$$C1 = 0.05\mu f.$$

$$R2 = 620$$

$$C2 = 0.01\mu f.$$

2.4.16 Unidad Reguladora de $\pm 5V$ (UR5V)

a) Descripción General

Integra el subsistema de energía y está diseñada

alrededor de 02 C.I. 7805 y 7905, que son reguladores de voltaje de 5V, positivo y negativo respectivamente.

Estos reguladores tienen transistores en paralelo que permiten entregar mas corriente al sistema.

b) Propósito

Suministrar los voltajes de $\pm 5V$ al banco de circuitos de línea.

c) Teoría de Operación (ver anexo B, diagrama 16)

El regulador 7805 recibe en el Pin1 un voltaje no regulado de aproximadamente 11.4V y en el Pin3 entrega un voltaje regulado de 5V.

El voltaje generado en la resistencia R1 polariza al transistor Q3 (B507) el cual al conducir genera un voltaje en R3 que polariza a los transistores Q1 y Q2 (2N3055) que son los que conducen la mayor cantidad de corriente.

El funcionamiento del regulador negativo es similar.

2.4.17 Convertidor de 48VDC a $\pm 12VDC$ (C48V/12V)

a) Descripción General

Esta tarjeta pertenece al subsistema de energía, es similar a la UGCT y genera 02 ondas cuadradas de

12Vp-p a una frecuencia de 60Hz.

b) Propósito

Generar los voltajes y corriente necesarias para el funcionamiento del sistema.

c) Teoría de Operación (ver anexo B, diagrama 08)

El funcionamiento de esta tarjeta es igual a la UGCT con la diferencia de no existir la etapa de cadencia.

Las salidas del transformador son rectificadas y filtradas para obtener el voltaje no regulado de 12VDC.

CAPITULO III
DISEÑO DEL SOFTWARE

3.1 Introducción

Este capítulo presenta la información necesaria para comprender el control del conversor CTK-64 por el programa monitor.

Se describen las características del programa, sus parámetros y finalmente se da una explicación de los módulos y tareas.

3.2 Características

- Esta diseñado en lenguaje de bajo nivel (ASSEMBLER Z-80).
- Es flexible y puede ser reconfigurado.
- Trabaja en tiempo real y es estructurado.
- Trabaja bajo el principio "Information Hiding Principle".
- Mapeo de memorias.

Direcciones	Memorias	Descripción
0000-0FFF	EPROM 2532	Programa monitor y Basic MPF-I
1800-1FFF	RAM 6116	Area de datos variable
2000-2FFF	EPROM 2732	Programa monitor CTK-64.

Tabla 19

- Mapeo de puertos

Direccion	Entrada	Salida
00-03	PPI	PPI
40-43	CTC	CTC
80-9F	$\overline{\text{TSA1}}$	$\overline{\text{TSA1}}$
A0-BF	$\overline{\text{TSA2}}$	$\overline{\text{TSA2}}$
C0-DF	$\overline{\text{TSA3}}$	$\overline{\text{TSA3}}$
E0	$\overline{\text{RMI4}}$	$\overline{\text{EMS4}}$
E1	$\overline{\text{RMI3}}$	$\overline{\text{EMS3}}$
E2	$\overline{\text{RMI2}}$	$\overline{\text{EMS2}}$
E3	$\overline{\text{RMI1}}$	$\overline{\text{EMS1}}$
E4	$\overline{\text{CSE2}}$	$\overline{\text{CSM2}}$
E5	$\overline{\text{CSE1}}$	$\overline{\text{CSM1}}$
E6	$\overline{\text{CSE0}}$	$\overline{\text{CSM0}}$
E7	$\overline{\text{RMS1}}$	$\overline{\text{EMI1}}$
E8	$\overline{\text{ITSL5}}$	$\overline{\text{ICCT5}}$
E9	$\overline{\text{ITSL4}}$	$\overline{\text{ICCT4}}$
EA	$\overline{\text{ITSL3}}$	$\overline{\text{ICCT3}}$
EB	$\overline{\text{ITSL2}}$	$\overline{\text{ICCT2}}$
EC	$\overline{\text{ITSL1}}$	$\overline{\text{ICCT1}}$
ED	$\overline{\text{RST14}}$	$\overline{\text{HTD14}}$
EE	$\overline{\text{RMS2}}$	$\overline{\text{EMI2}}$
EF	$\overline{\text{ISTL6}}$	$\overline{\text{ICCT6}}$
F0	-----	$\overline{\text{CLR14}}$
F1	$\overline{\text{RDM4}}$	-----
F2	$\overline{\text{RDM3}}$	-----
F3	$\overline{\text{RDM2}}$	-----
F4	$\overline{\text{RDM1}}$	-----

F5	$\overline{\text{ISTL8}}$	$\overline{\text{ICCT8}}$
F6	$\overline{\text{ISTL7}}$	$\overline{\text{ICCT7}}$
F7	-----	-----
F8	-----	-----
F9	-----	-----
FA	-----	-----
FB	-----	-----

Tabla 20

Los puertos F7, F8, F9, FA y FB están disponibles para próximas expansiones.

3.3 Principio de Operación

El programa monitor realiza las funciones de:

- Inicialización del sistema.
- Programación en Off Line.
- Atención del abonado.
- Atención de la troncal.
- Atención del receptor de dígitos.
- Atención del receptor y emisor R2.
- Atención de la interfase Hombre Máquina.

Como se observa en la figura 36 los módulos se ejecutan en forma correlativa y uno a la vez. Luego de inicializar el sistema el programa monitor se detiene en el módulo de programación en Off Line. Este módulo sirve para configurar el sistema indicándole al programa monitor cuantos abonados existen, cuantas troncales OTEM y cuantas ITEM están operati-

vas, etc.. Luego de realizar esta operación el operador le indicará al programa monitor que continúe.

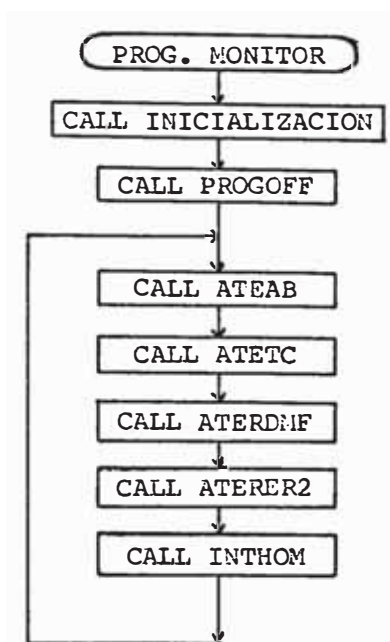


Figura 36. Diagrama de Flujo Programa Monitor

Cuando el sistema se encuentra operando también pueden ser modificados los parámetros de configuración, llamándose esta operación programación en On Line.

En la Figura 36 se observa que los módulos de atención a los distintos órganos del sistema se encuentran en un lazo sin fin. Esto es debido a que la función del CTK-64 es controlar y atender estos órganos.

El programa paralelo de interrupciones es ejecutado cada 50 msec. teniendo un tiempo de duración de aproximadamente 20 msec..

El programa de interrupciones salva los registros para ser recu-

perados al final, así el programa que estaba siendo ejecutado podrá continuar sin problemas luego de terminado el programa de interrupciones.

El programa de interrupciones se encarga de actualizar el estado de los abonados, troncales, temporizadores y realiza un monitoreo del teclado y display.



Figura 37. Diagrama de Flujo Programa Paralelo de Interrupciones

3.4 Descripción de los Módulos

3.4.1 Programa Monitor CTK-64

A. Módulo de Inicialización

Se encarga de inicializar los diferentes órganos del sistema.

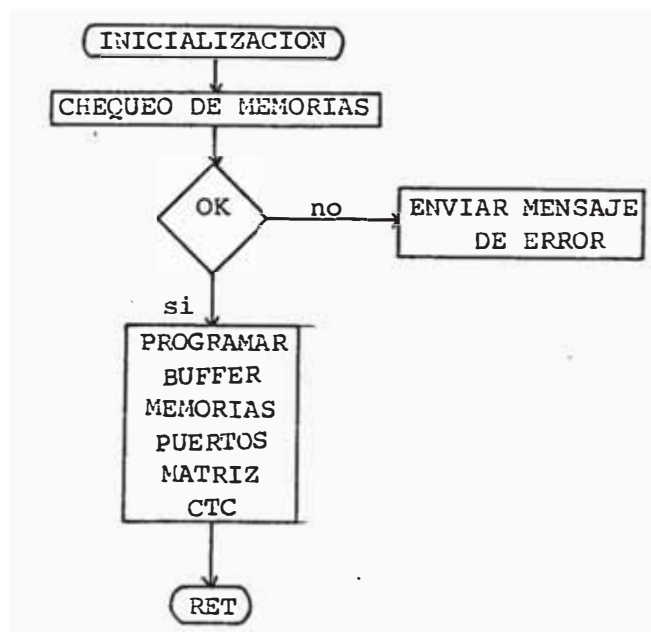


Figura 38

Primero chequea las memorias, si encuentra alguna defectuosa envía un mensaje de error. Si estan buenas programa los buffer del programa monitor y de interrupciones, las memorias, la matriz, los puertos y el CTC, finalmente transfiere el control al programa monitor.

B. Módulo de Programacion Off Line

Se encarga de configurar el sistema indicando cuántos y qué abonados, troncales, RDMF y REMR2 se encuentran

operativos. Cuando este módulo es llamado, el sistema se encuentra en configuración estándar, dada por el módulo de inicialización.

Configuración Estándar

Abonados	64
Troncal OTEM	18
Troncal ITEM	06
RDMF	04
REMIS	04
REMSI	02

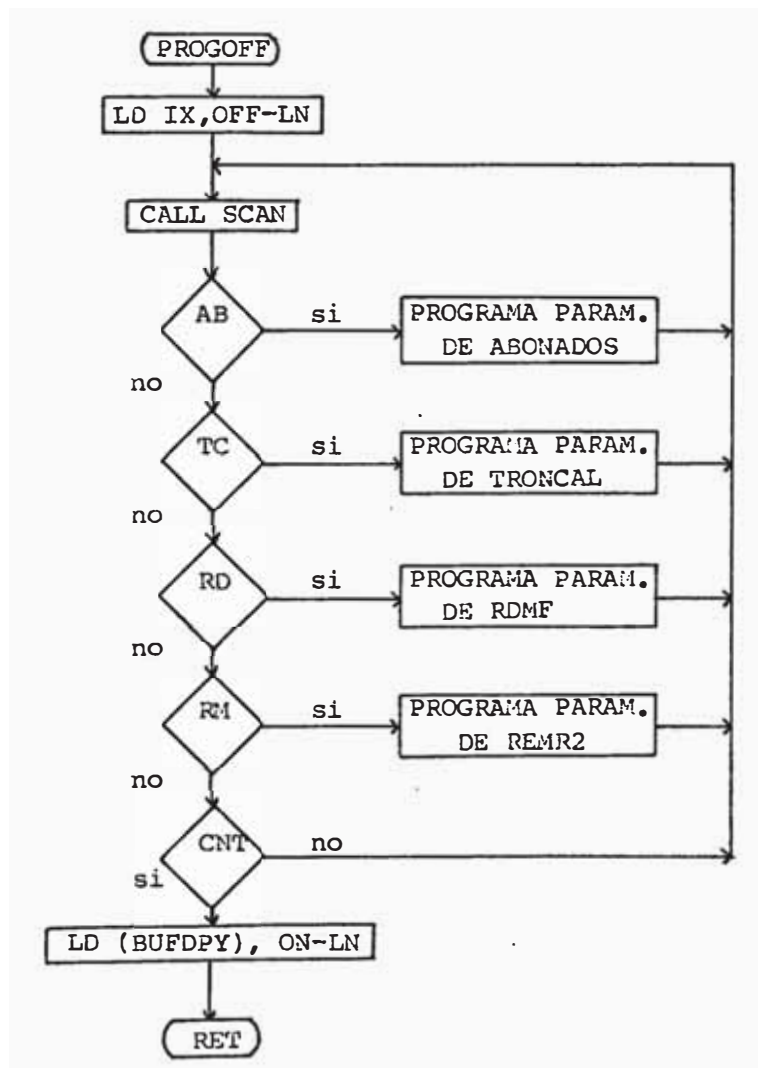


Figura 39

En el diagrama de flujo anterior el registro IX es cargado con la dirección donde se encuentra grabado OFF-LN, luego llamamos la subrutina "SCAN" que visualiza en el display OFF-LN y monitorea el teclado hasta que una tecla sea presionada.

Si la tecla presionada es "Abon", "Tronc", "RDMF" ó "REMR2" se ejecutará el programa respectivo y luego se llamara a la subrutina "SCAN". Si se presiona la tecla "CONT" el módulo inicializará el display y luego devolverá el control al programa monitor y finalmente si se presiona cualquier tecla distinta a estas el módulo la ignora.

Tecla "Abon"

Estado estático de un abonado.

- 1: Entrante (solo recibe llamadas).
- 2: Fuera de servicio (no puede hacer ni recibir llamadas).

Una vez presionada la tecla "Abon" se carga en el registro IX, la dirección de AB 0.1.__ (ver Figura 40), luego la subrutina "SCAN" visualiza esto en el display y monitorea el teclado hasta que una tecla es presionada.

- a) La tecla es menor que 9, este número es introducido en el display 2 y el valor de este es desplazado al display 3.

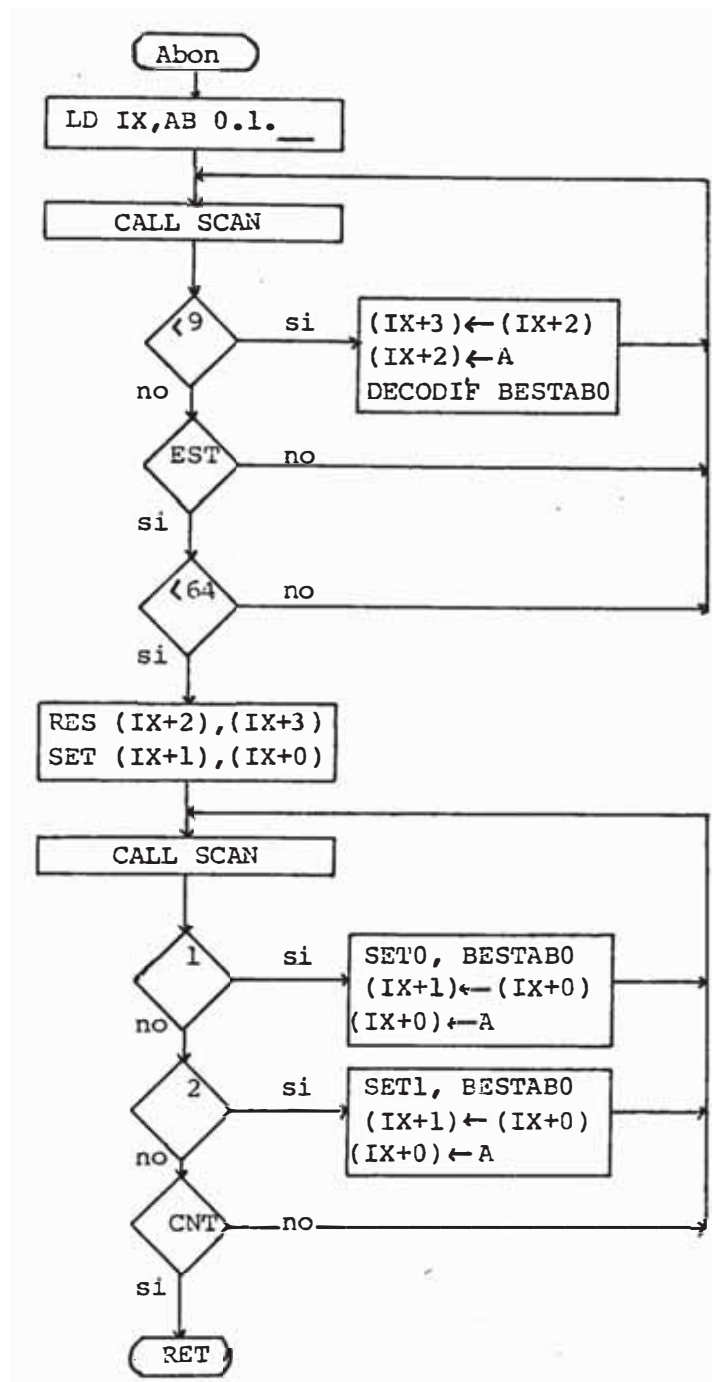


Figura 40

La tecla presionada es estado (EST), los puntos de display son desplazados hacia la derecha AB 01_._., nuevamente la subrutina SCAN visualiza esto en el display y monitorea el teclado hasta que una tecla sea presionada.

- c) Si presionamos "1" ó "2" se ejecutará la tarea respectiva.
- d) Si presionamos "CONT" retornaremos al programa Off Line. Cualquier otra tecla será ignorada.

La función que realiza el módulo Off Line cuando se presionan las teclas TRONC, RDMF y REMR2 es similar a la tecla ABON tal como se observa en los siguientes diagramas

Tecla "Tronc" (Figura 41)

Estados estáticos de una troncal

- 1: ITEM
- 2: Fuera de servicio
- 3: OTEM

TECLA "RDMF" (Figura 42)

Estados estáticos de un receptor de dígitos

- 1: Activo
- 2: Fuera de servicio

TECLA "REMR2" (Figura 43)

Estados estáticos de un receptor y emisor R2

- 1: Receptor de multifrecuencia superior y emisor de multifrecuencia inferior (REMSI).
- 2: Fuera de servicio
- 3: Receptor de multifrecuencia inferior y emisor de multifrecuencia superior (REMIS).

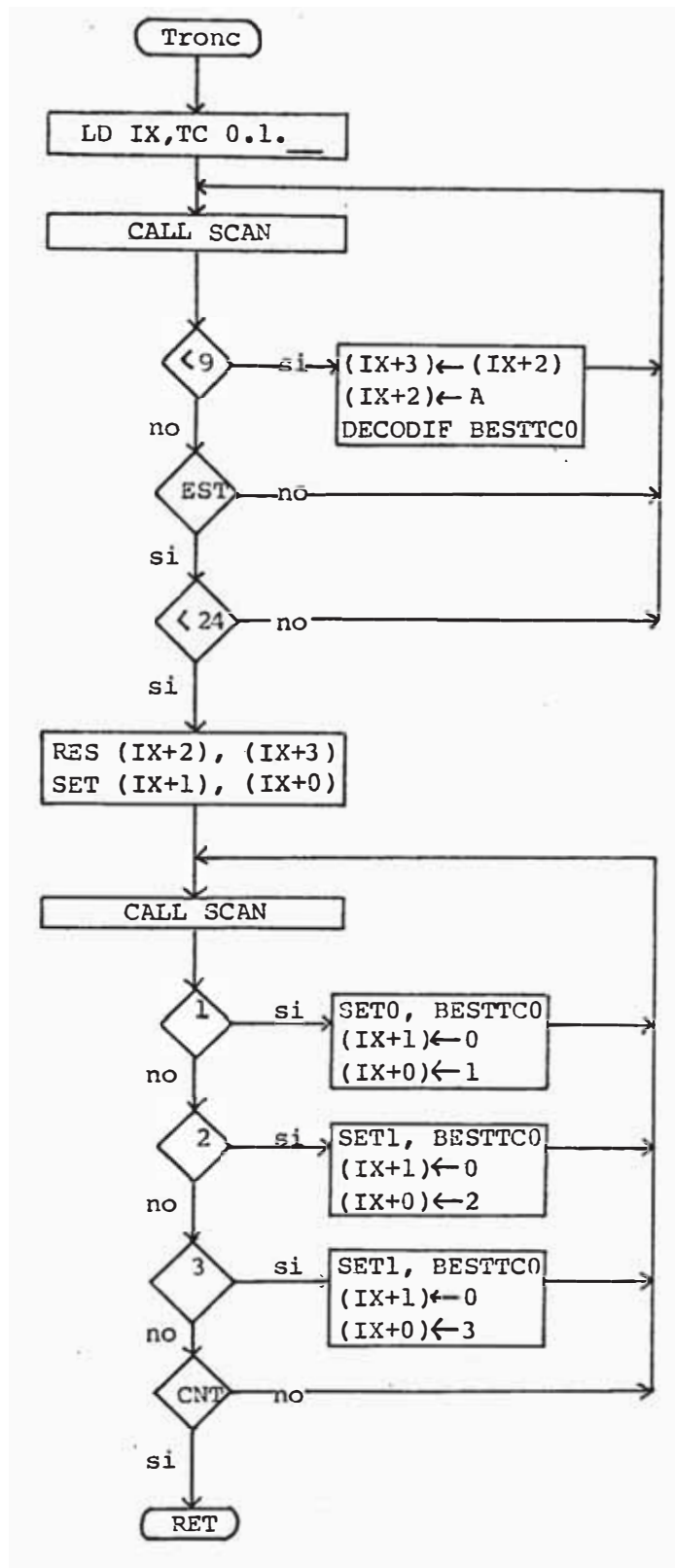


Figura 41

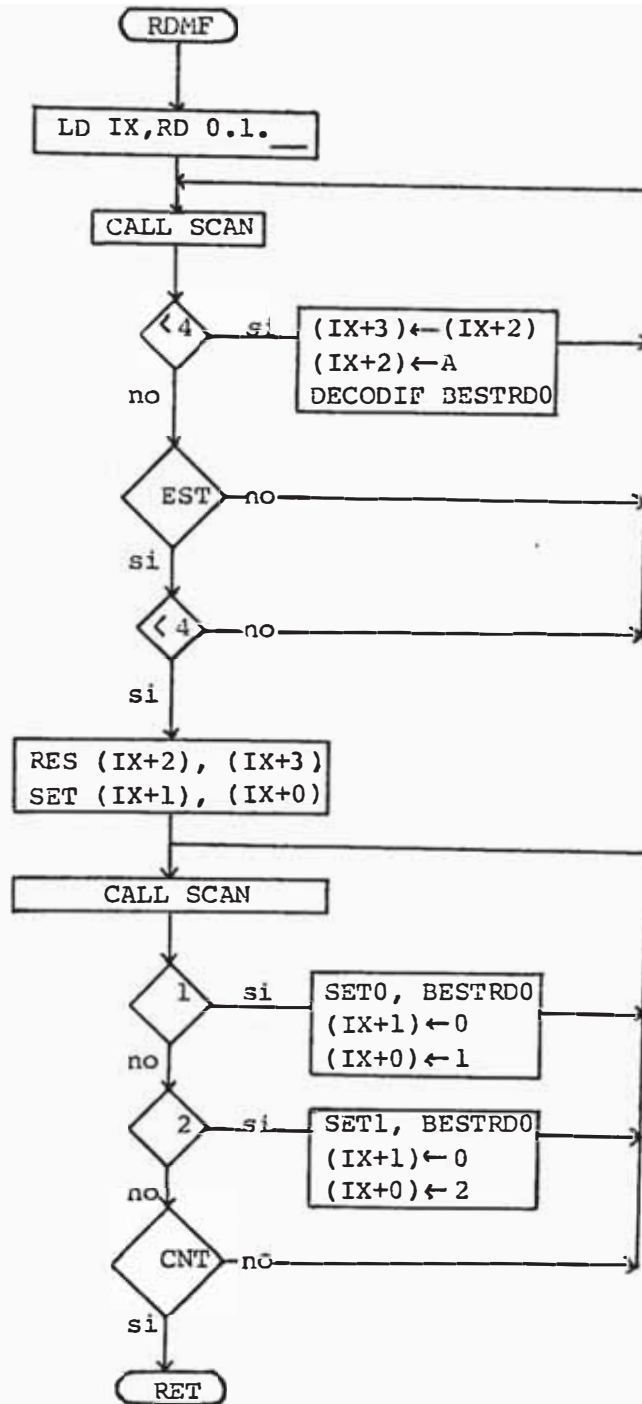


Figura 42

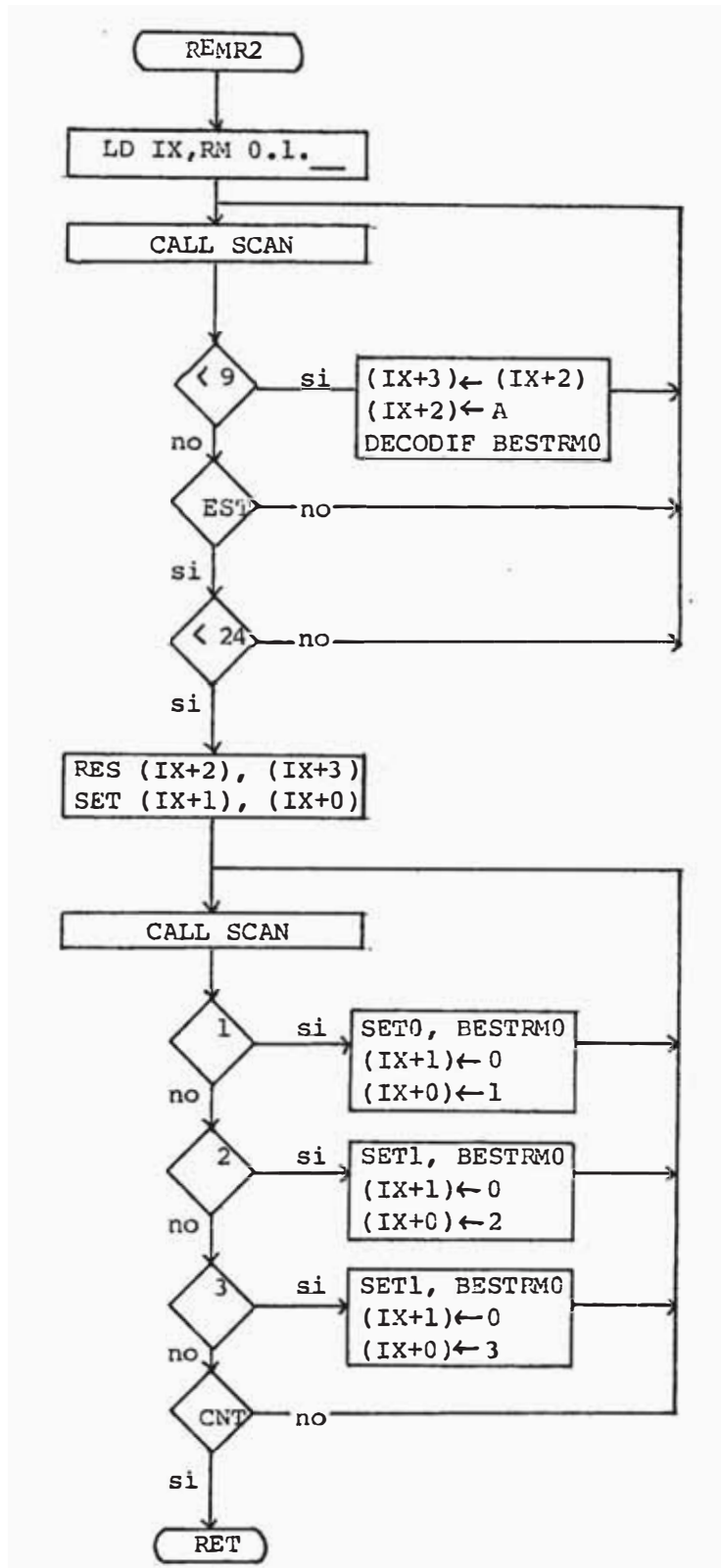


Figura 43

C. Módulo de Atención de Abonado

Ejecuta la tárea indicada en el buffer de abonado (BUFAB), luego incrementa ABDO y determina si es menor a 64, si es mayor ó igual se inicializa BUFAB y ABDO y retorna al programa monitor, si es menor incrementa BUFAB y retorna al programa monitor.

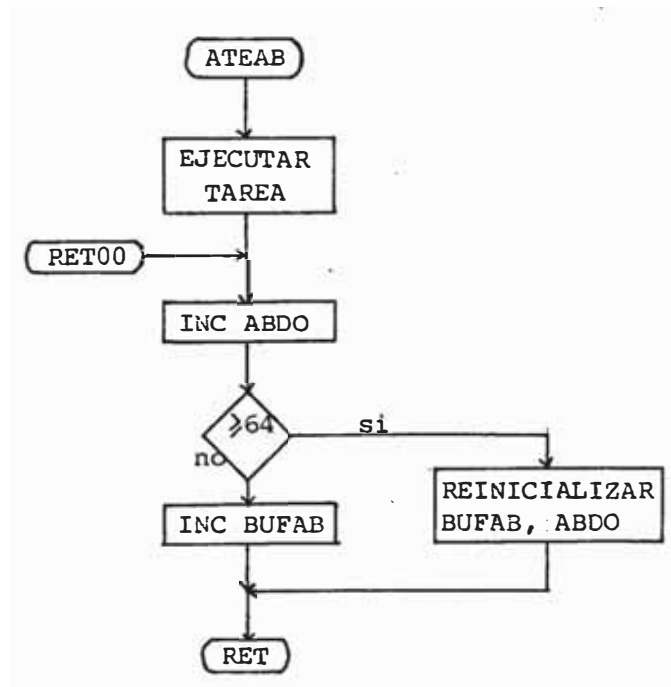


Figura 44

La tarea ejecutada es función del estado del abonado. Los estados pueden clasificarse como dinámicos y estáticos.

a) Estados Estáticos

1: Entrante	D0=1
2: Fuera de Servicio	D1=1
3: Llamado	D2=1

4: Ocupado	D3=1
5: Bloqueado	D4=1
6: Liberado	D5=1

b) Estados Dinámicos

1: Libre	D0=0
2: Solicita Atención	D0=1
3: Solicita RDMF - REMIS	D1=1
4: Señalización	D2=1
5: Señalización Ocup, Cong, Inf.	D3=1
6: Conversación	D4=1

Estos estados se resumen en 02 buffer llamados:

- BESTAB0 = D7 D6 D5 D4 D3 D2 D1 D0 (Estático).

- BESTAB1 = D7 D6 D5 D4 D3 D2 D1 D0 (Dinámico).

Las tareas están asociadas a los estados dinámicos.

Tarea 1 : Abonado Libre

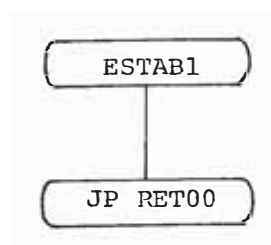
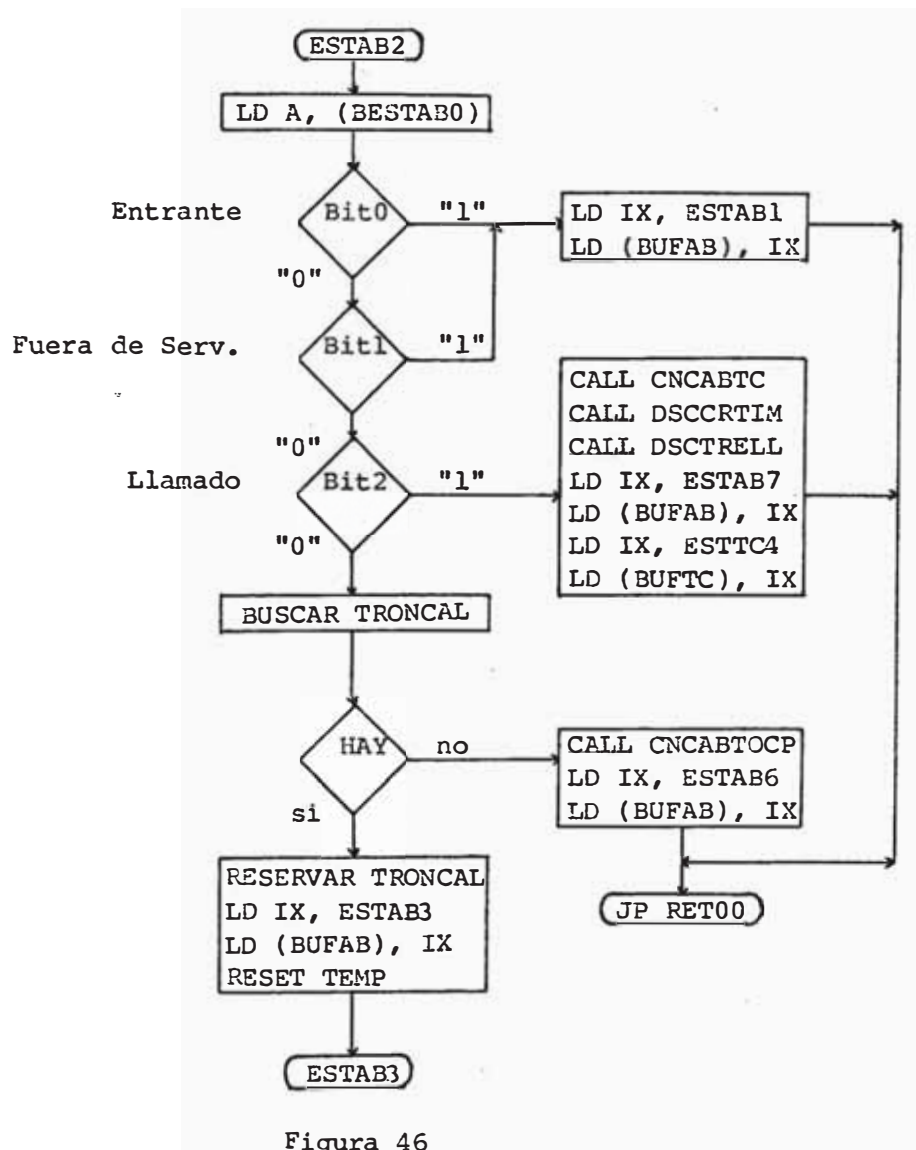


Figura 45

Retorna al módulo de abonado.

Tarea 2 : Abonado solicita atención

El diagrama de flujo de la figura 46 muestra el análisis que realiza el programa de abonado para el caso de la tarea 2.



Caso 1: El abonado tiene categoría entrante o está fuera de servicio.

Se actualiza el estado del abonado y retorna al módulo de abonado.

Caso 2: El abonado es llamado

- Conecta el abonado con la troncal.
- Desconecta la corriente de timbrado.
- Desconecta el tono de rellamada.
- Actualiza el estado del abonado y troncal.
- Retorna al módulo de abonado.

Caso 3: El abonado es llamante

- Busca una troncal libre.
- Si no hay troncal, conecta el abonado con tono de ocupado, actualiza el estado de abonado y retorna al módulo de abonado.
- Si hay troncal libre, reserva la troncal, actualiza el estado del abonado, actualiza los temporizadores y continua con la siguiente tarea.

Tarea 3 : Solicita RDMF y REMIS

El diagrama de flujo de la figura 47 muestra el análisis que realiza el programa de abonado para el caso de la tarea 3.

Buscar un RDMF y un REMIS

Caso 1: Si no hay, controla la temporización

- Si no venció retorna al módulo de abonado.
- Si venció conecta el abonado con tono de ocupado, actualiza el estado y retorna al módulo de abonado.

Caso 2: Si hay, conecta el abonado con el RDMF, envía tono de discar, conecta la troncal con el REMIS actualiza el estado del abonado, la troncal, el RDMF y del REMIS y continua con la tarea siguiente.

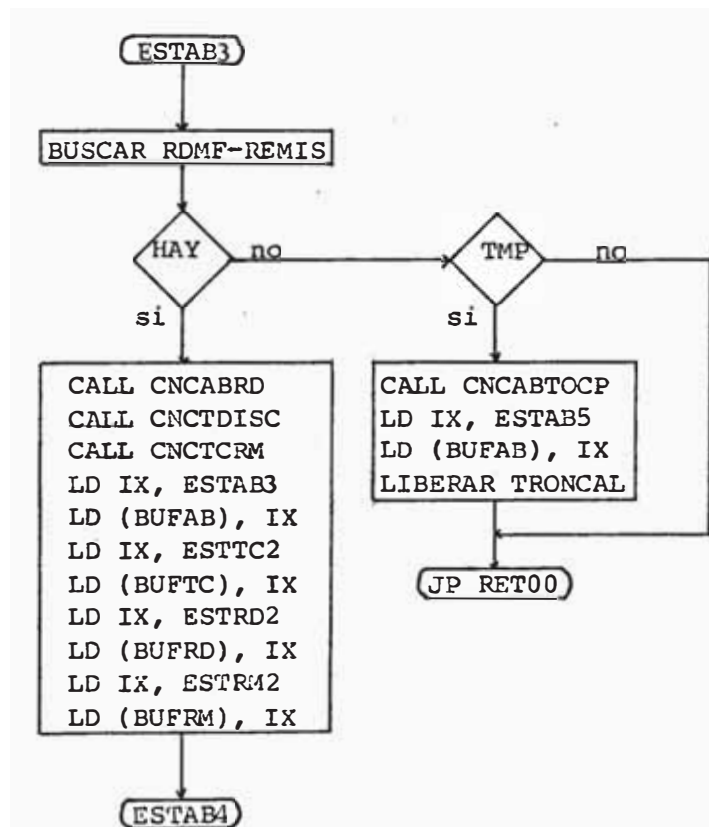


Figura 47

Tarea 4 : Abonado en Señalización

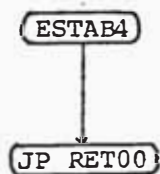


Figura 48

Retorna al módulo de abonado.

Tarea 5 : Abonado en Señalización de Tono

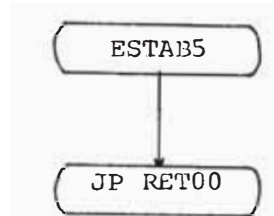


Figura 49

Retorna al módulo de abonado.

Tarea 6 : Abonado en Conversación

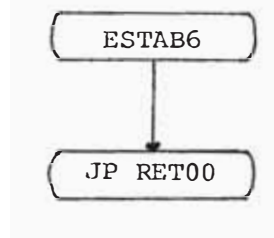


Figura 50

Retorna al módulo de abonado.

Tarea 7 : Abonado en Liberación

El diagrama de flujo de la figura 51 muestra el análisis que realiza el programa de abonado para el caso de la tarea 7.

Caso 1: El abonado se encuentra buscando un RDMF-REMIS

- Se resetea la troncal.
- Se actualiza el estado del abonado.

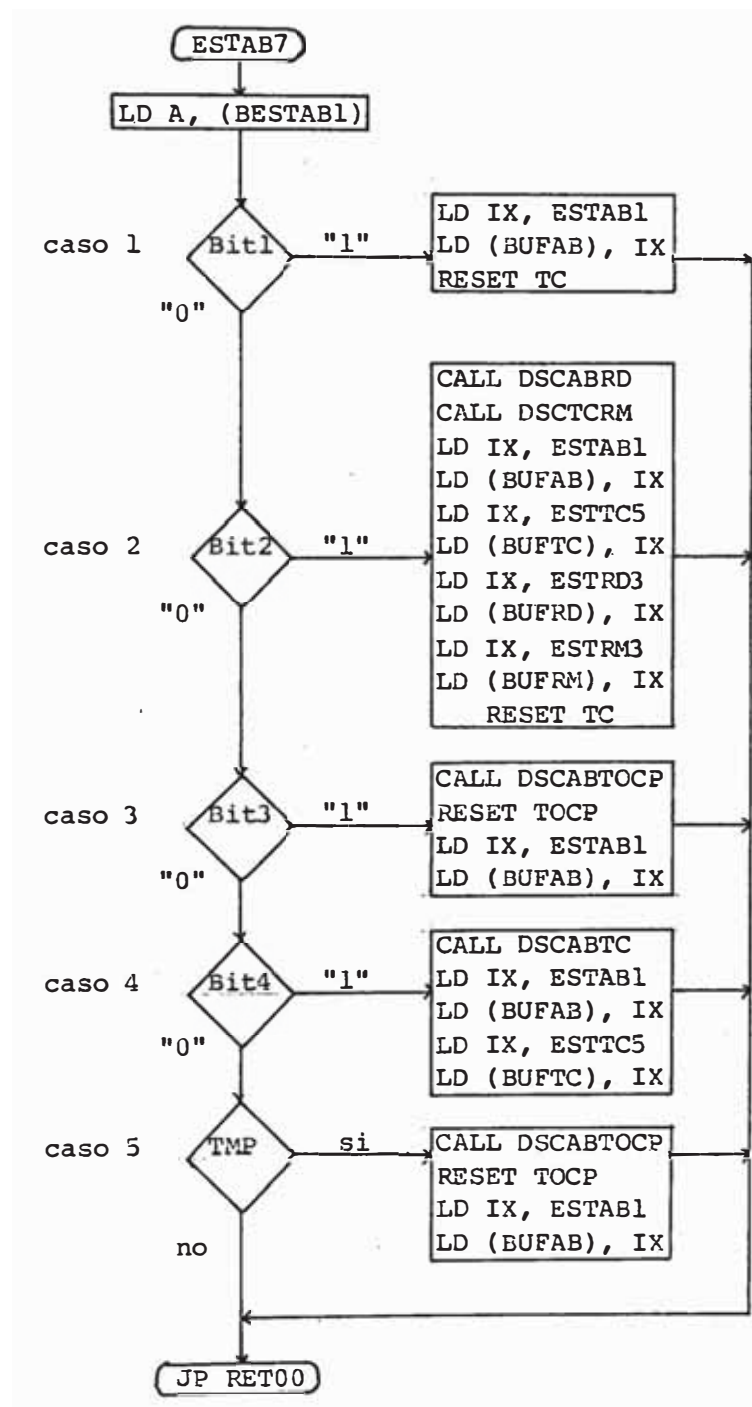


Figura 51

Caso 2: El abonado se encuentra en señalización

- Se desconecta abonado de RDMF.
- Se desconecta troncal de REMR2.
- Se actualiza el estado del abonado.
- Se actualiza el estado de la troncal.
- Se actualiza el estado del RDMF.

- Se actualiza el estado del REMSI.
- Se resetea la troncal.

Caso 3: El abonado se encuentra con tono de ocupado

- Se desconecta el tono de ocupado.
- Se actualiza el estado del abonado.

Caso 4: El abonado se encuentra en conversación

- Se desconecta el abonado de la troncal.
- Se actualiza el estado del abonado.
- Se actualiza el estado de la troncal.

Caso 5: El abonado fue liberado por la troncal

- Se desconecta el tono de ocupado.
- Se resetea el tono de ocupado.
- Se actualiza el estado del abonado.

Finalmente se retorna al módulo de abonado.

D. Módulo de Atención de Troncal

Ejecuta la tarea indicada en el buffer de troncal (BUFTC), luego incrementa (TCAL) y determina si es menor a 24, si es mayor o igual reinicializa el BUFTC la TCAL y retorna al programa monitor, pero si es menor incrementa BUFTC y retorna al programa monitor tal como se observa en la figura 52.

La tarea ejecutada es función del estado de la troncal y del tipo de troncal, los estados se clasifican en estáticos y dinámicos.

a) Estados Estáticos (BESTTC0)

1: ITEM	D0=1
2: Fuera de Servicio	D1=1
3: OTEM	D2=1

b) Estados Dinámicos (BESTTC1)

1: Libre	D0=1
2: Captura	D1=1
3: Señalización	D2=1
4: Respuesta	D3=1
5: Liberación Atras	D4=1
6: Liberación Adelante	D5=1
7: Liberación de Guarda	D6=1

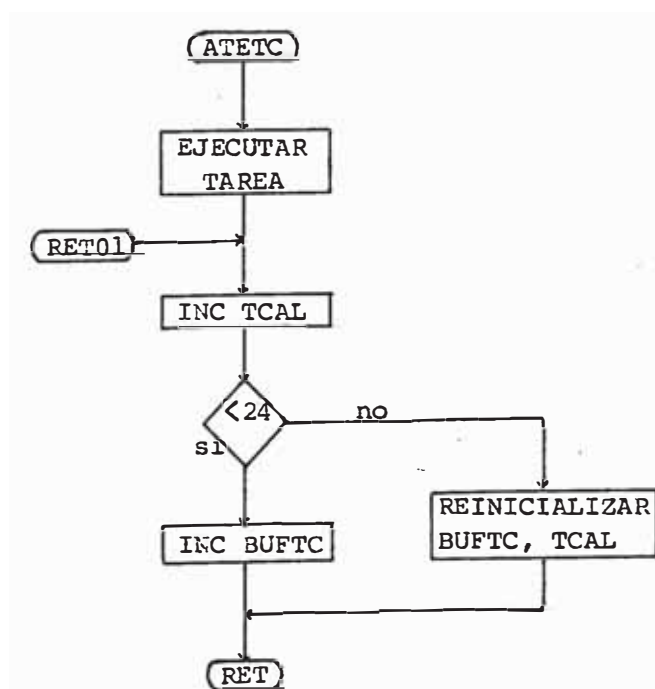


Figura 52

TRONCAL ITEM

Tarea 1 : Troncal Libre

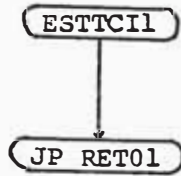


Figura 53

Retorna al módulo de troncal.

Tarea 2 : Troncal en fase de captura

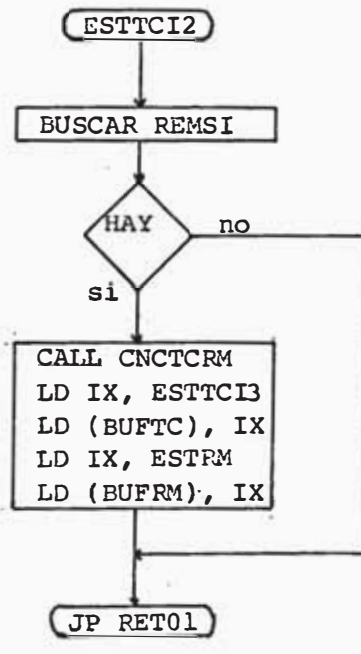


Figura 54

Caso 1: Encuentra REMSI libre

- Conecta la troncal con el REMSI.
- Actualiza el estado de la troncal.
- Actualiza el estado del REMSI.
- Retorna al programa de troncal.

Caso 2: No encuentra REMSI libre

- Retorna al programa de troncal.

Tarea 3 : Troncal en fase de señalización



Figura 55

Retorna al módulo de troncal.

Tarea 4 : La troncal está en fase de respuesta

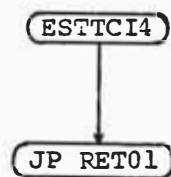


Figura 56

Retorna al módulo de troncal.

Tarea 5 : Troncal en fase de liberación hacia atras.

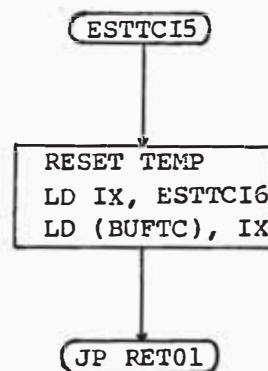


Figura 57

- Inicializa el temporizador.
- Actualiza el estado de la troncal.
- Retorna al módulo de troncal.

Tarea 6 : Troncal en fase de liberación hacia adelante.

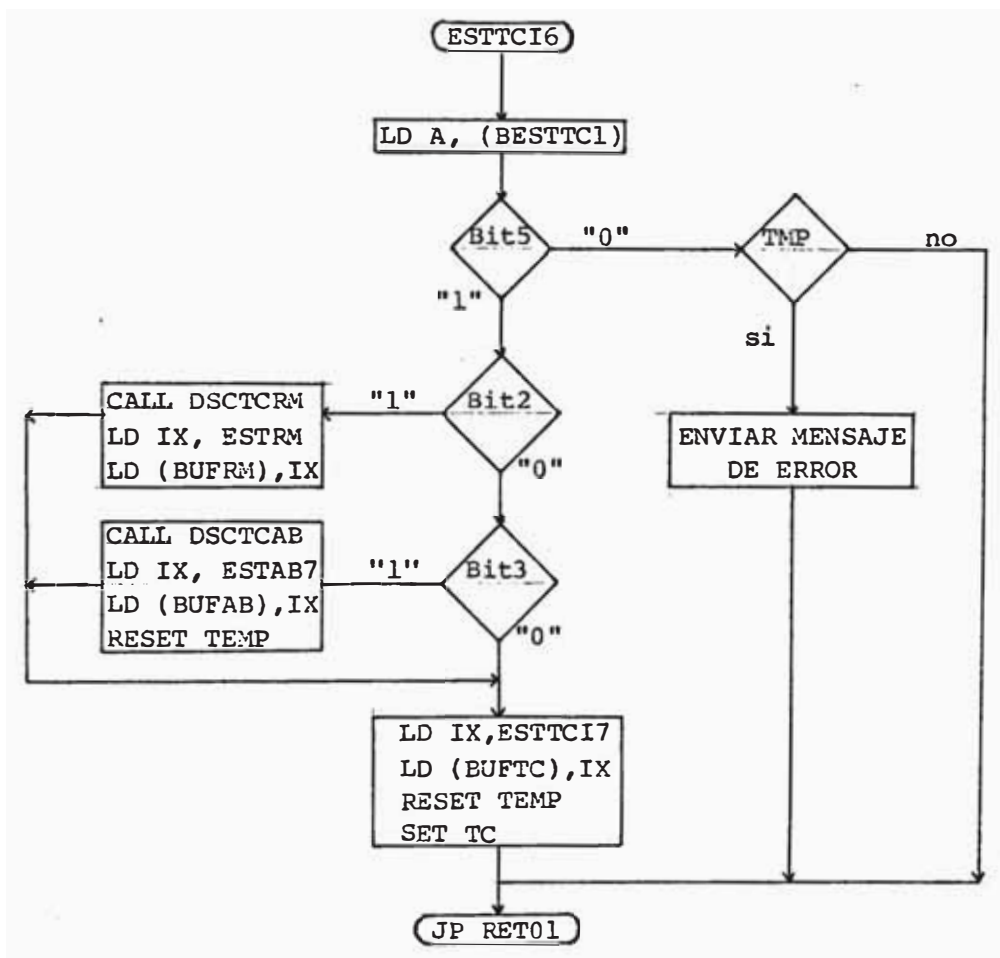


Figura 58

Determina si se recibió liberación hacia adelante.

Caso 1: Si se recibió, puede ser que la troncal esté en estado de señalización, estado de conversación ó estuvo en liberación hacia atras.

- Se encontraba en estado de señalización:

Desconectamos la troncal del REMSI.

Actualizamos el estado del REMSI.

- Se encontraba en estado de conversación:

Desconectamos la troncal del abonado.

Actualizamos el estado del abonado.

- Se encontraba en estado de liberación hacia
atras:

Actualizamos el estado de la troncal.

Inicializamos el temporizador.

Se envía pulso de liberación de guarda.

Y finalmente se retorna al módulo troncal.

Caso 2: Si no se recibió liberación hacia adelante puede ser que finalizó el tiempo de espera.

- Finalizó tiempo de espera.

Envía mensaje de error y retorna al módulo
troncal.

- No finalizó el tiempo de espera.

Retorna al módulo troncal.

Tarea 7 : Troncal en fase de liberación de
guarda

En el diagrama de flujo de la figura 59 se observa:

Determina si venció el tiempo de liberación de guarda.

Caso 1: Venció tiempo de liberación de guarda.

- Actualiza el estado de la troncal.

- Retorna al módulo de troncal.

Caso 2: No venció tiempo de liberación de guarda.

- Retorna al módulo de troncal.

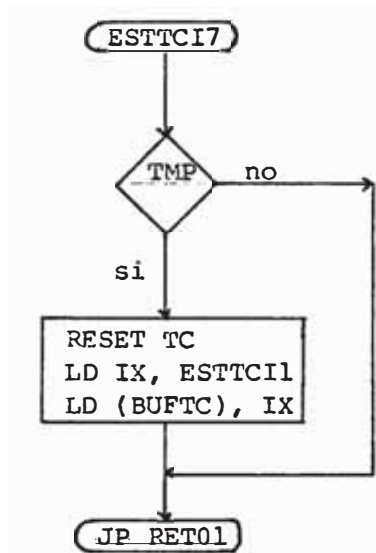


Figura 59

TRONCAL OTEM

Tarea 1 : Troncal libre

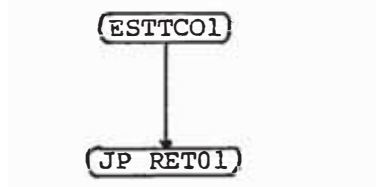


Figura 60

Retorna al programa de troncal

Tarea 2 : Troncal en fase de captura y señalización

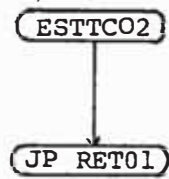


Figura 61

Retorna al módulo de troncal.

Tarea 3 : Troncal en fase de respuesta

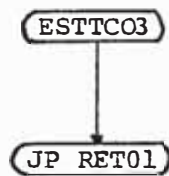


Figura 62

Retorna al módulo de troncal.

Tarea 4 : Troncal en fase de liberación hacia atras

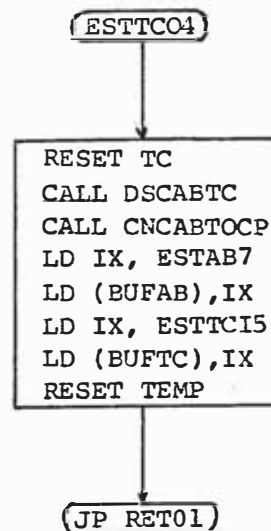


Figura 63

Cuando se detecta la liberación hacia atrás el programa resetea la troncal, desconecta el abonado de la troncal, conecta al abonado con tono de ocupado, actualiza el estado del abonado y la troncal e inicializa el temporizador, luego retorna al módulo troncal.

Tarea 5: Troncal en fase de liberación hacia adelante

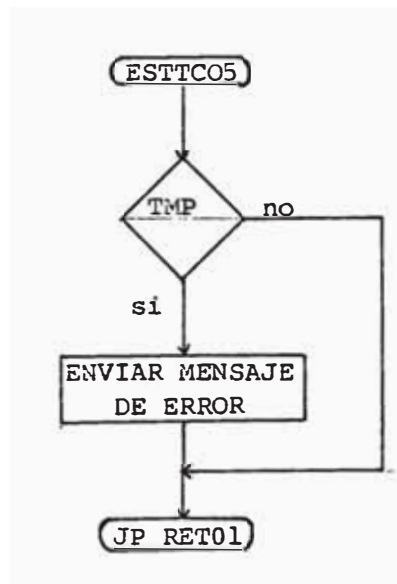


Figura 64

Determina si venció la temporización de liberación hacia adelante.

Caso 1: Venció temporización

- Se envía mensaje de error.
- Retorna al módulo de troncal.

Caso 2: No venció temporización

- Retorna al módulo de troncal.

Tarea 6 : Fase de liberación de guarda.

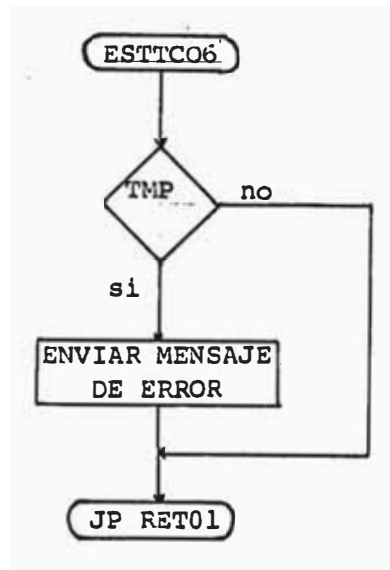


Figura 65

Determina si venció la temporización de liberación de guarda.

Caso 1: Venció temporización

- Se envía mensaje de error.
- Retorna al módulo de troncal.

Caso 2: No venció temporización

- Retorna al módulo de troncal.

E. Módulo Receptor de Dígito RDMF

Ejecuta la tarea indicada en el buffer de receptor de dígitos (BUFRD), luego incrementa RDMF y determina si es menor a 4, si es mayor ó igual reinicializa BUFRD, RDMF y retorna al programa monitor, pero si es menor incrementa BUFRD y retorna al programa monitor.

La tarea ejecutada es función del estado de receptor de dígitos. El receptor tiene 03 estados:

1. Libre

2: Ocupado

3: Liberación

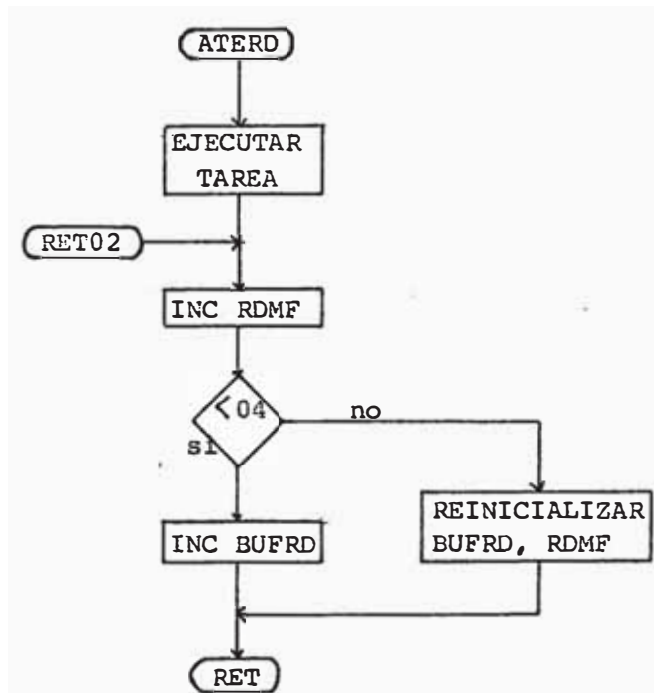


Figura 66

Tarea 1: Receptor Libre

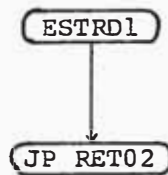


Figura 67

Retorna al módulo de receptor de Dígitos.

Tarea 2 : Receptor en operación

Lee el buffer de datos del receptor de dígitos y determina si hay datos presentes.

Caso 1: Hay datos, lo guarda en la tabla de dígitos,

resetea el strobe e incrementa la tabla de dígitos.

Caso 2: Si no hay datos se retorna al módulo receptor de dígitos.

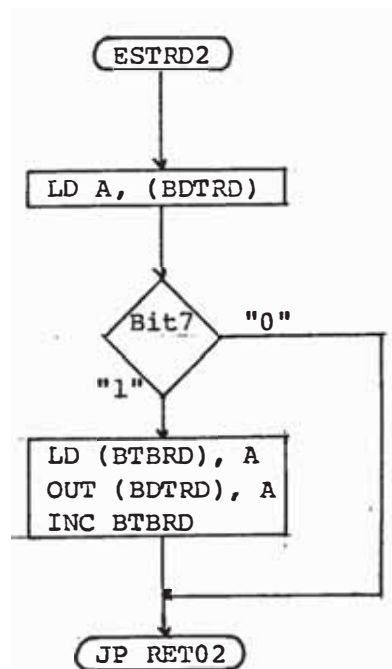


Figura 68

Tarea 3: Receptor en fase de Liberación



Figura 69

Retorna al módulo receptor de dígitos.

F. Módulo de Atención de un REMR2

Ejecuta la tarea indicada en el buffer de receptor y emisor multifrecuencia, luego incrementa (REMR2) y determina si es menor a 6, si es menor incrementa BUFRM en caso contrario reinicializa BUFRM y REMR2 finalmente se retorna al programa monitor.

En el diagrama de flujo de la figura 70 se observa que la tarea ejecutada es función del estado del receptor y emisor multifrecuencia. Estos órganos son de 2 tipos (REMSI y REMIS), por lo tanto tienen distintas tareas.

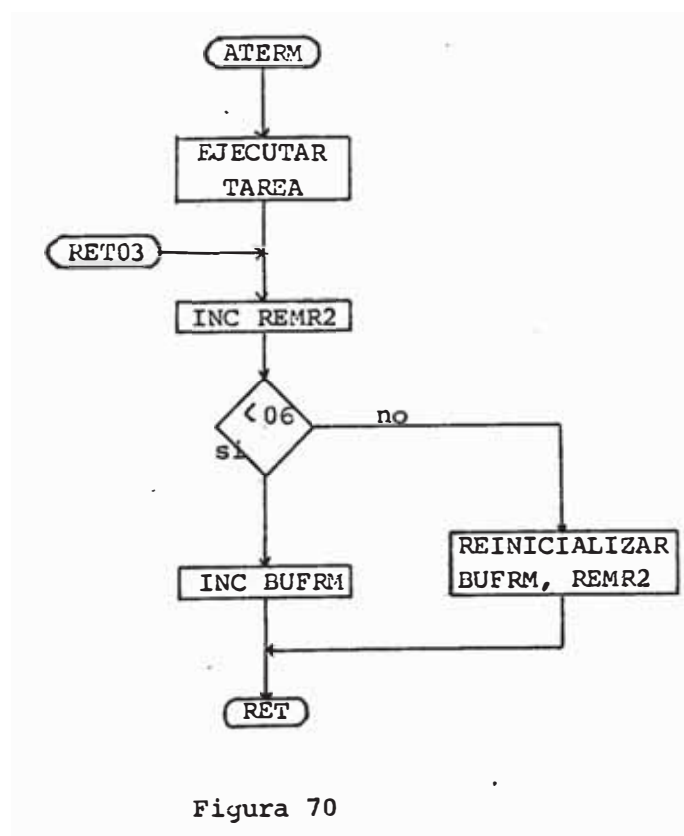


Figura 70

REMIS

El Órgano REMIS tiene 03 estados:

- 1: Libre.
- 2: Transmisión.
- 3: Recepción.

Tarea 1: REMIS libre

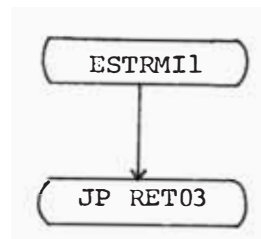


Figura 71

Retorna al módulo Receptor de multifrecuencia.

Tarea 2: REMIS en fase de transmisión

Lee buffer de recepción del REMIS y determina si existe frecuencia.

Caso 1: Hay frecuencia, comprueba la temporización.

- Si terminó libera el REMIS y RDMF, actualiza el estado de la troncal y el abonado, conecta el abonado con tono de ocupado y reinicializa la troncal y el temporizador.
- No terminó, retorna al módulo receptor de multifrecuencia.

Caso 2: Si no hay frecuencia, lee la tabla RDMF-REMIS, envía el dígito a la central distante, inicializa el temporizador, actualiza el estado de

REMIS y finalmente continua con la tarea siguiente.

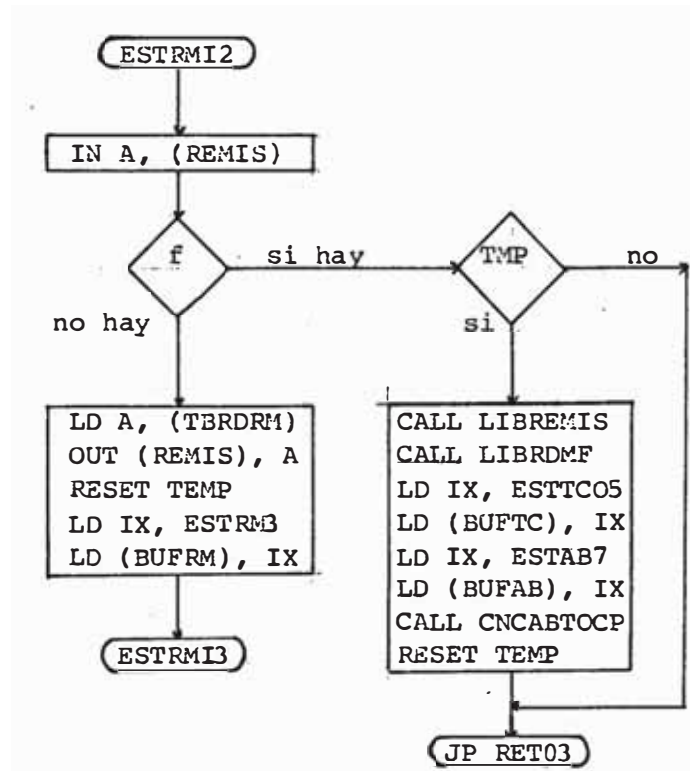


Figura 72

Tarea 3: REMIS en fase de Recepción

Lee buffer de recepción del REMIS y determina si se recibe frecuencia.

Caso 1: No se recibe frecuencia, se comprueba la temporización.

- No terminó se retorna al módulo de atención REMR2.

- Si terminó se envía tono de ocupado al abonado, realiza el proceso de liberación (*) y finalmente retorna al módulo receptor de multifrecuencia.

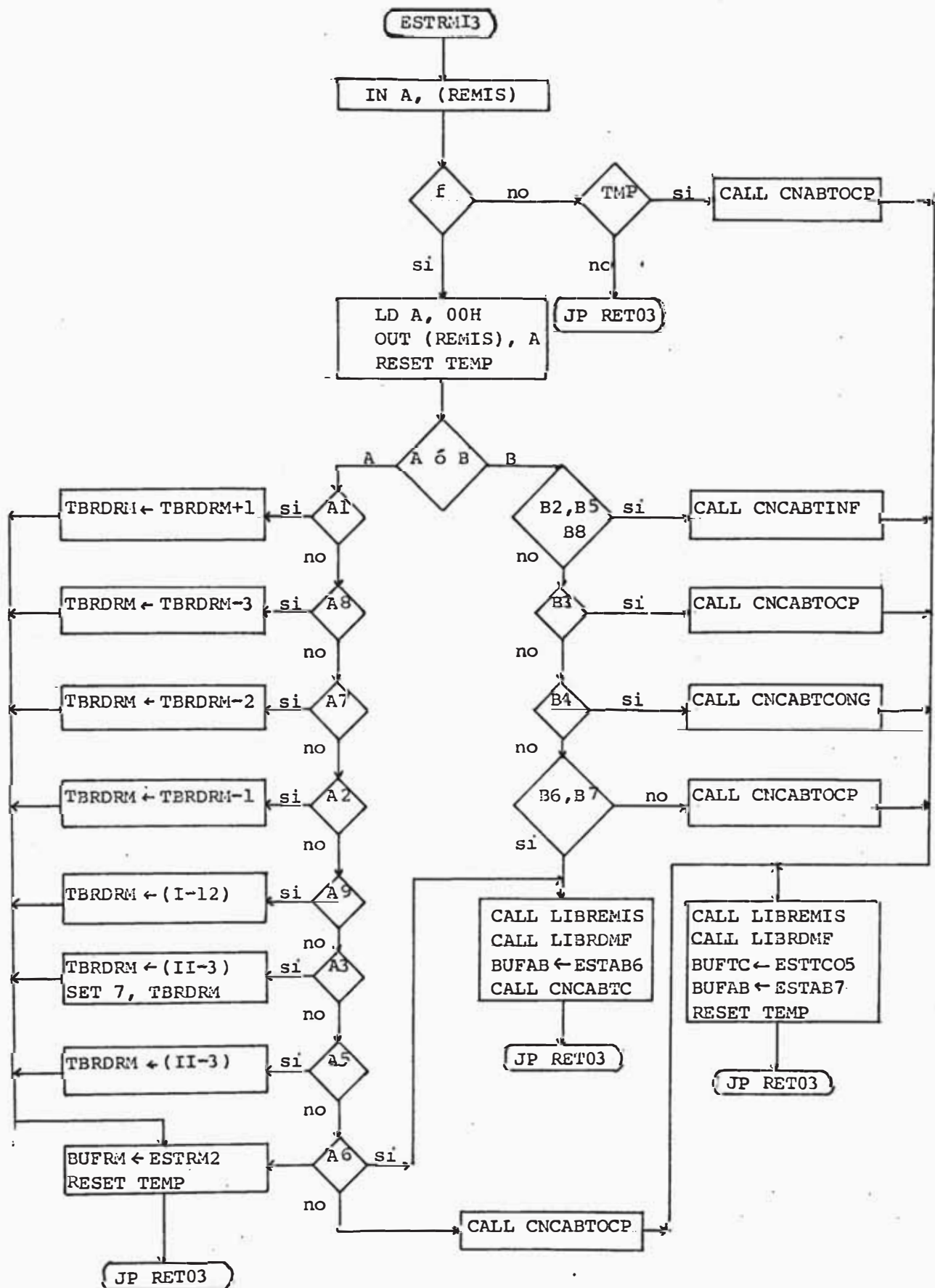


Figura 73

Caso 2: Se recibe frecuencia, se deja de enviar frecuencia hacia adelante se reinicializa el temporizador y luego se analiza la frecuencia recibida.

- Si es grupo "A" (señales de petición de información del estado del abonado llamante) determina el tipo, luego ejecuta la acción, actualiza el estado del REMIS y temporizador y finalmente retorna al módulo receptor de multifrecuencia.

A1: Enviar dígito n+1

A8: Enviar dígito n-3

A7: Enviar dígito n-2

A2: Enviar dígito n-1

A9: Solicita número de abonado llamante.

A3: Pasar a señales de grupo "B".

A5: Solicita categoría de abonado.

A6: Paso a conversación.

- Si es grupo "B" (señales repuesta del estado del abonado llamado) determina el tipo, luego ejecuta la acción, realiza el proceso de liberación (*) y finalmente retorna al módulo receptor de multifrecuencia.

B2: Envío de tono especial de información.

B3: Línea ocupada.

B4: Congestión.

B5: Número no existente.

B6: Libre con tasación.

B7: Libre sin tasación.

- Si la frecuencia es tipo A6, B6 ó B7, libera el REMIS y el RDMF, actualiza el estado del abonado, conecta el abonado con la troncal y finalmente retorna al módulo receptor de multifrecuencia.
- Si no es ninguno de los tipos arriba mencionados, conecta el abonado con tono de ocupado, realiza el proceso de liberación (*) y finalmente retorna al módulo receptor de multifrecuencia.

(*) Proceso de liberación: Libera el REMIS y RDMF, actualiza el estado del abonado y troncal, y reinicializa el temporizador.

REMSI

El Órgano REMSI tiene 03 estados

- 1: Libre.
- 2: Fase de recepción y respuesta.
- 3: Fase de corte de repuesta.

Tarea 1: REMSI libre

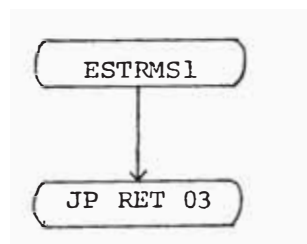


Figura 74

Retorna al módulo receptor de multifrecuencia

Tarea 2: REMSI en fase de recepción y respuesta

Lee buffer de recepción del REMSI y determina si se recibe frecuencia.

Caso 1: No se recibe frecuencia, se determina si venció la temporización.

- Venció la temporización, libera el REMSI, actualiza el estado de la troncal y retorna al módulo receptor de multifrecuencia.

- No venció temporización, retorna al módulo receptor de multifrecuencia.

Caso 2: Si hay frecuencia presente se determina si es un dígito ó es II-3

- 1er. ó 2do. dígito, ejecuta la acción, actualiza el estado de REMSI, reinicializa el temporizador y retorna al módulo receptor de multifrecuencia.

- Si es II-3, decodifica el número de abonado y determina si es mayor que 64.

Es mayor que 64, envía B5 a la central distante, actualiza el estado del REMSI y troncal, finalmente retorna al módulo receptor de multifrecuencia.

Es menor que 64, determina si el abonado está fuera de servicio, ocupado, libre ó hay congestión, envía esta información a la central distante y luego actualiza el estado del REMSI, reinicializa el temporizador y

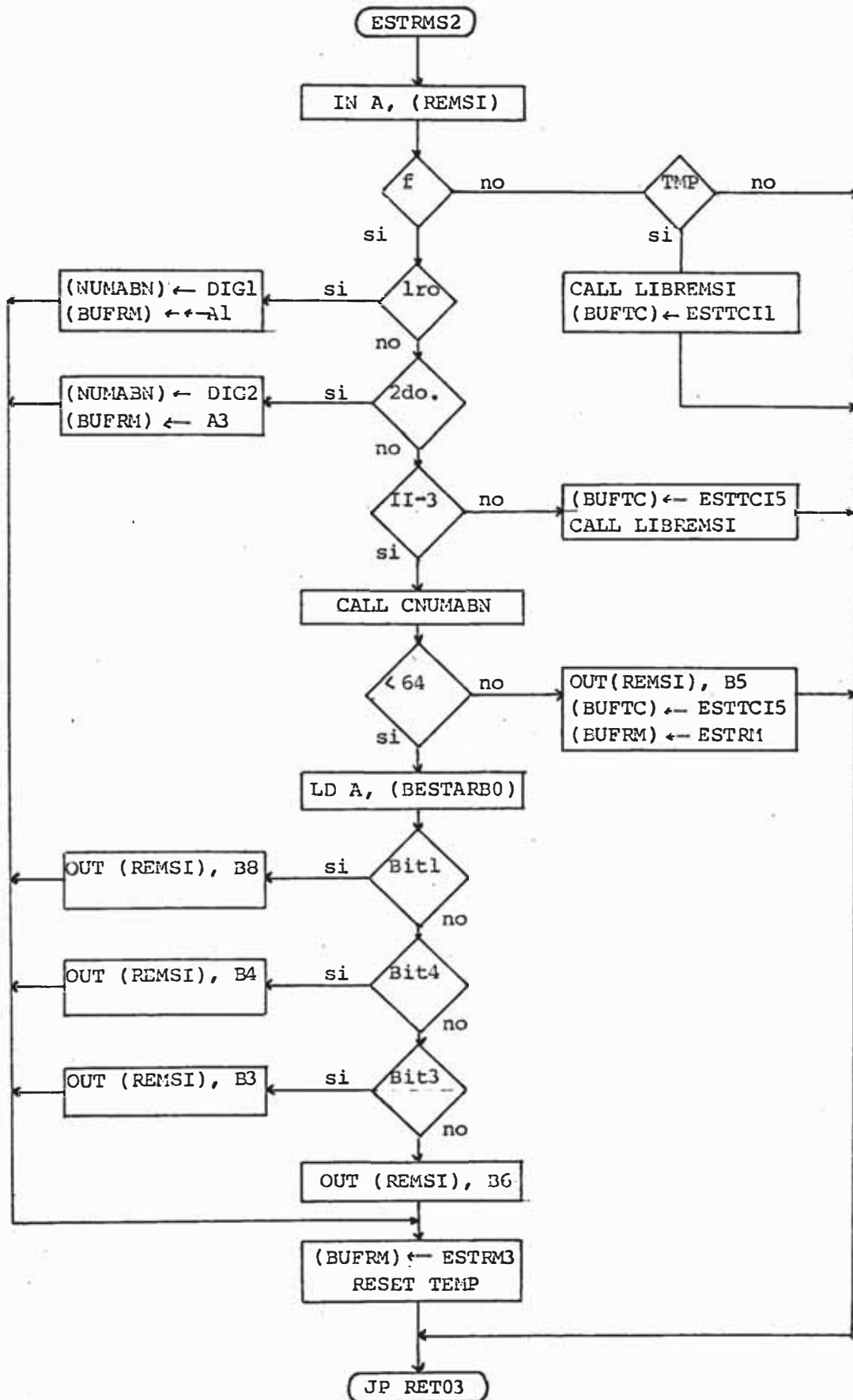


Figura 75

retorna al módulo receptor de multifrecuencia.

- No es frecuencia II-3, actualiza el estado de la troncal, libera el REMSI y retorna al módulo receptor de multifrecuencia.

Tarea 3 : REMSI en fase de corte de respuesta

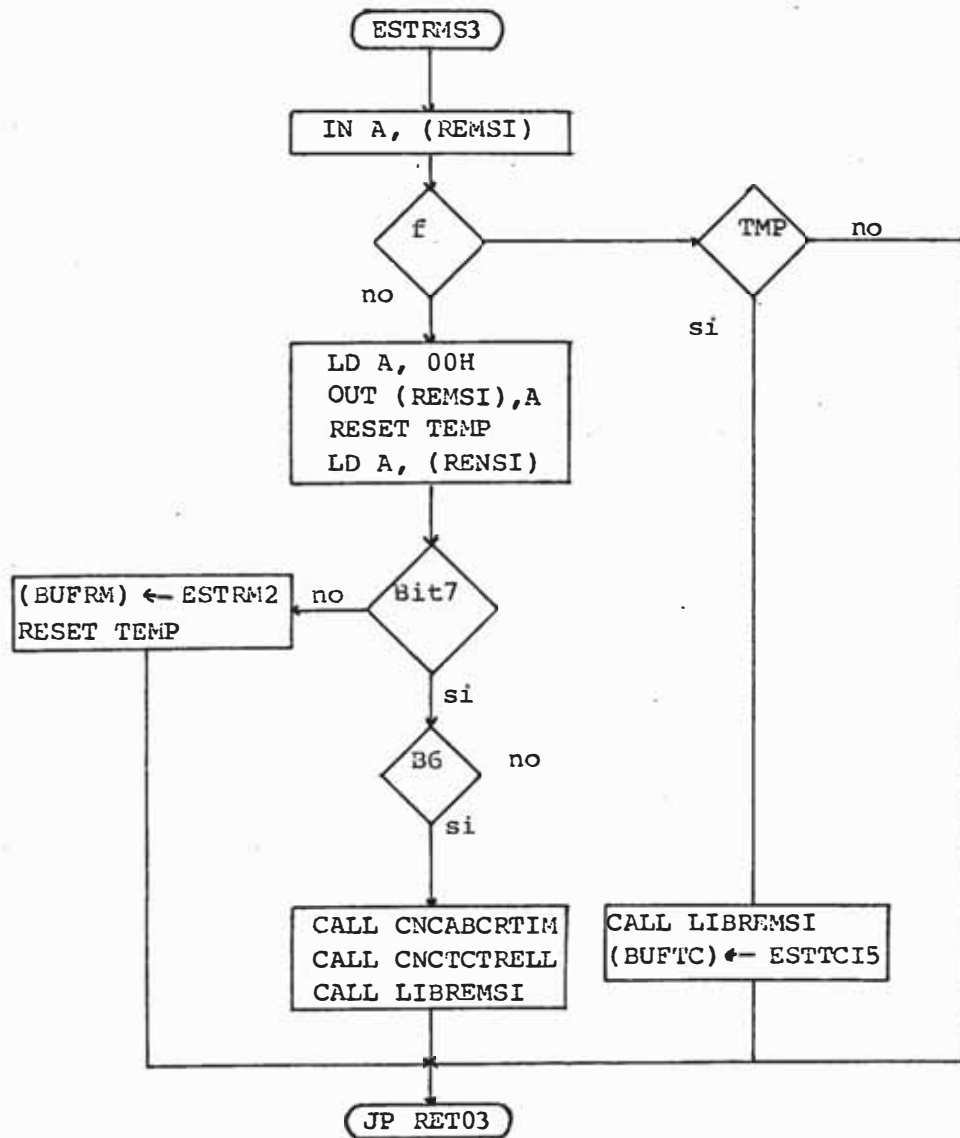


Figura 76

Lee el buffer de recepción y determina si se recibe frecuencia.

Caso 1: Se recibe frecuencia, determina si venció la temporización.

- Venció temporización, libera el REMSI, actualiza el estado de la troncal y retorna al módulo receptor de multifrecuencia.
- No venció la temporización, retorna al módulo receptor de multifrecuencia.

Caso 2: No se recibe frecuencia; entonces corta frecuencia hacia atras, reinicializa temporizador y determina si la frecuencia transmitida es clase B.

- No es clase "B", actualiza estado de REMSI, reinicializa temporizador y retorna al módulo receptor de multifrecuencia.
- Es clase "B" y es tipo B6, conecta abonado con corriente de timbrado, troncal con tono de rellamada, libera REMSI y retorna al módulo receptor de multifrecuencia.
- Si no es ninguna de las clases mencionadas, libera el REMSI, actualiza el estado de la troncal y del receptor de multifrecuencia.

G. Módulo de Atención del Teclado y Display

Ejecuta la tarea indicada en el buffer de teclado y display (BUFTDP), y luego retorna al programa monitor.

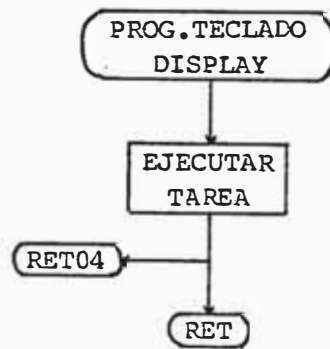


Figura 77

La tarea ejecutada es función de la tecla presionada.

Tarea 1 : Determina el órgano a ser programado

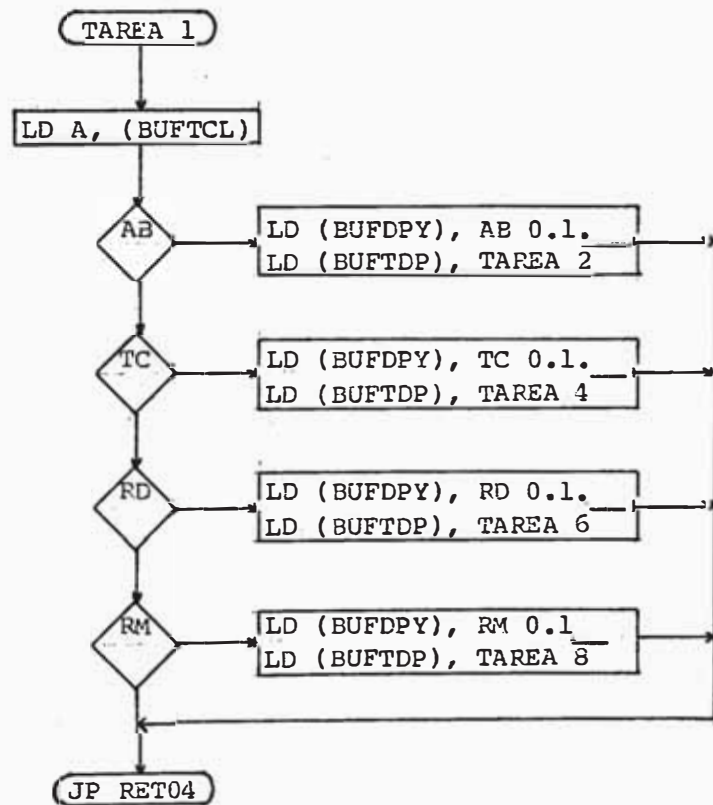


Figura 78

Lee el buffer del teclado

Determina si hay tecla presionada

a. Si la tecla presionada es abonado, carga el buffer

del display (BUFDPY) con AB 0.1. __ y el buffer de tareas (BUFTDP) con la tarea 2.

- b. Si la tecla presionada es troncal, carga BUFDPY con TC 0.1. __ y BUFTDP con la tarea 4.
- c. Si la tecla presionada es receptor de dígitos, carga BUFDPY con RD 0.1. __ y BUFTDP con la tarea 6.
- d. Si la tecla presionada es receptor y emisor R2, carga BUFDPY con RM 0.1. __ y BUFTDP con la tarea 8.

Tarea 2 : Tecla abonado fue presionada

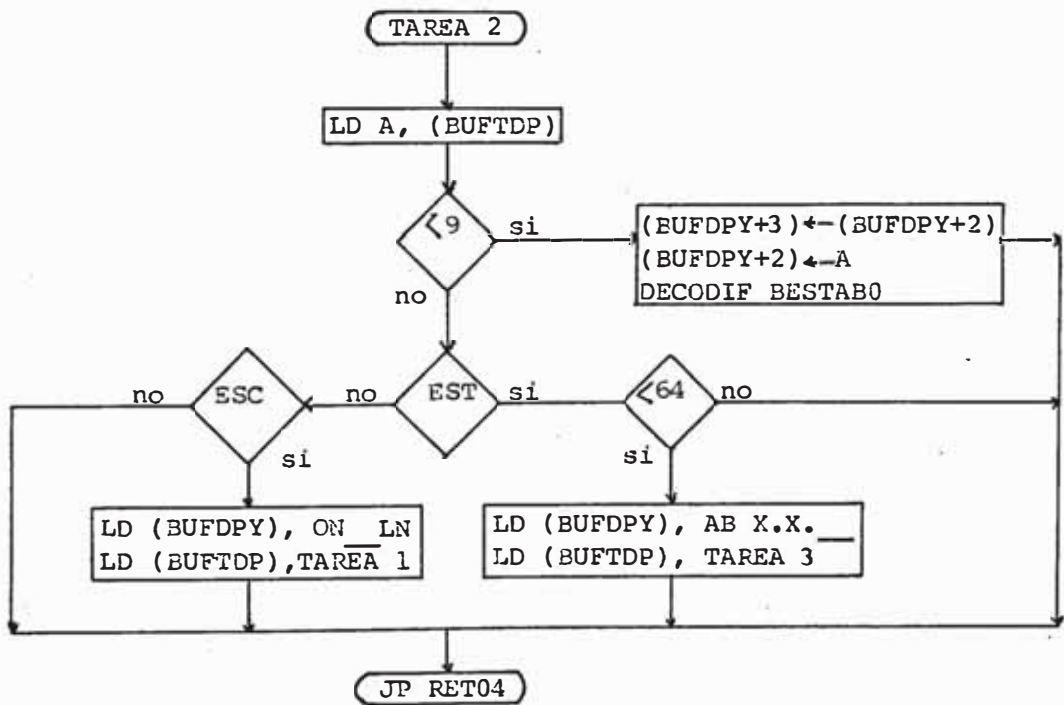


Figura 79

Se carga el código de la tecla en el registro A y luego se determina si es mayor ó menor que nueve.

- a. Tecla menor que 9, se traslada el display 2 al 3 y

en el display 2 se almacena el código de la tecla presionada, luego se decodifica el número de abonado y finalmente se retorna al módulo de teclado y display.

b. Tecla mayor que 9, se determina si la tecla presionada es estado de abonado.

c. Es estado de abonado, se determina si es menor que 64.

- Es menor que 64, se trasladan los puntos del display 2 y 3 al display 0 y 1 y se carga en BUFTDP la tarea 3.

- Es mayor que 64, se retorna al módulo de teclado y display.

d. No es estado de abonado, se determina si es tecla de escape.

- Es escape, se carga al BUFDPY con ON__LN y BUFTDP con la tarea 1.

- No es escape, se retorna al módulo de teclado y display.

Tarea 3 : Tecla Estado de Abonado fue Presionada

Se carga el código de la tecla en el registro A y luego se determina si es código 1, 2 ó escape.

a. Código 1: Se coloca el bit "0" del buffer de estados estáticos del abonado (BESTAB0) en 1, el buffer de display con el código 1 y se retorna al módulo de teclado y display.

- b. Código 2: Se coloca el Bit "1" de BESTABO en "1", (BUFDPY+0) se carga con el código 2 y se retorna al módulo de teclado y display.
- c. Escape: Se carga el BUFDPY con ON LN, BUFTDP con la tarea 1 y se retorna al módulo de teclado y display.
- d. Si no es ninguna de estas teclas, el programa la ignora y retorna al módulo de teclado y display.

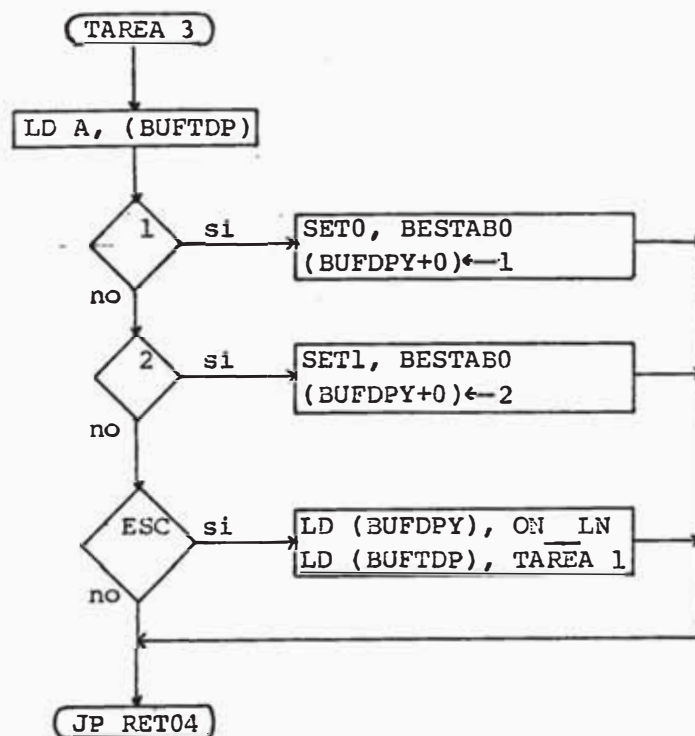


Figura 80

El análisis de las tareas 4, 6 y 8 es igual al de la tarea 2.

El análisis de las tareas 5, 7 y 9 es igual al de la tarea 3.

Tarea 4 : Tecla Troncal fue Presionada

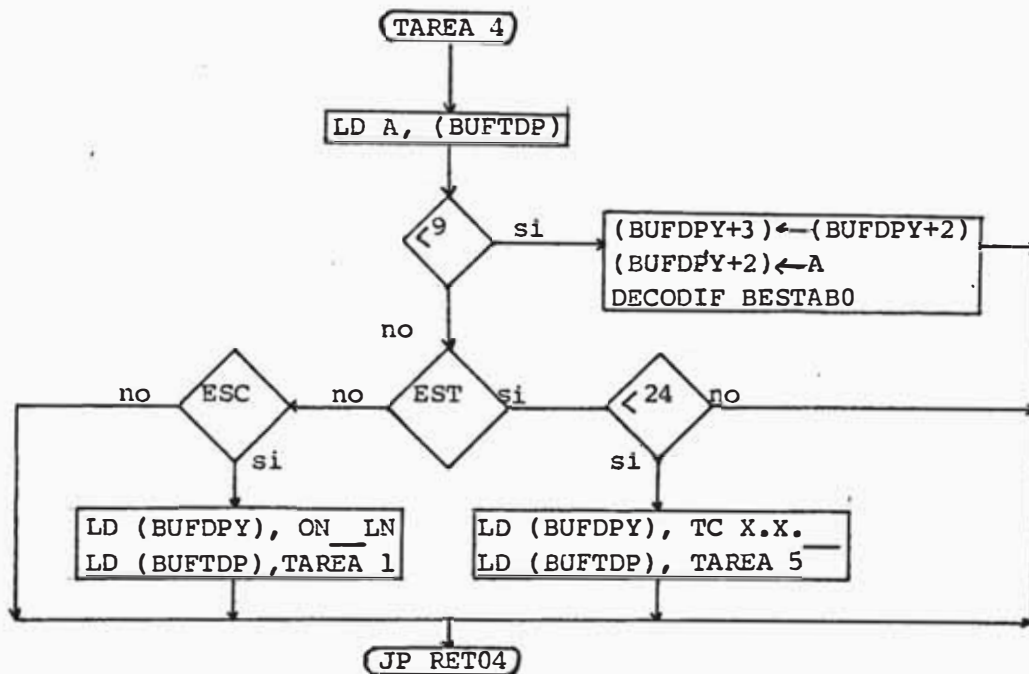


Figura 81

Tarea 5 : Tecla Estado de Troncal fue Presionada

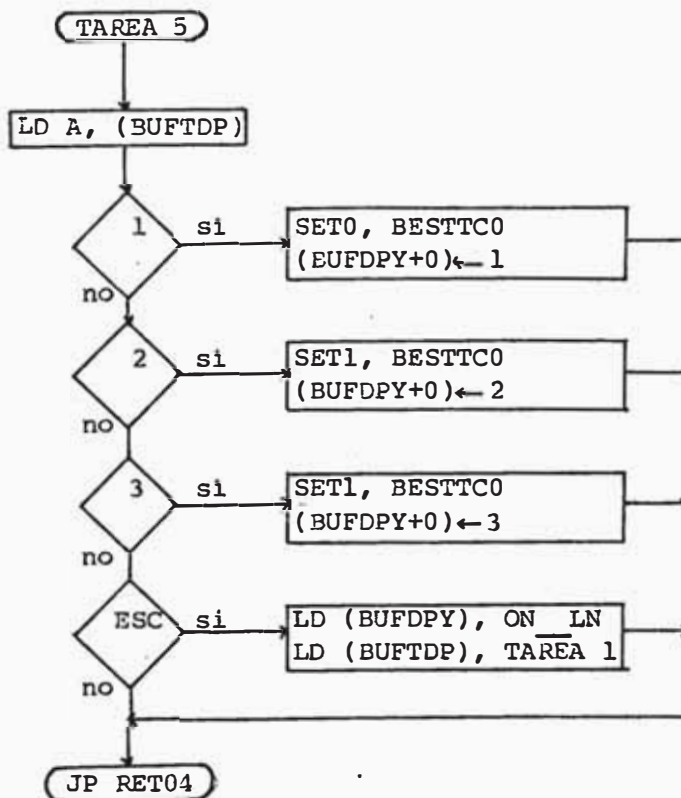


Figura 82

Tarea 6 : Receptor de Dígitos fue Presionada

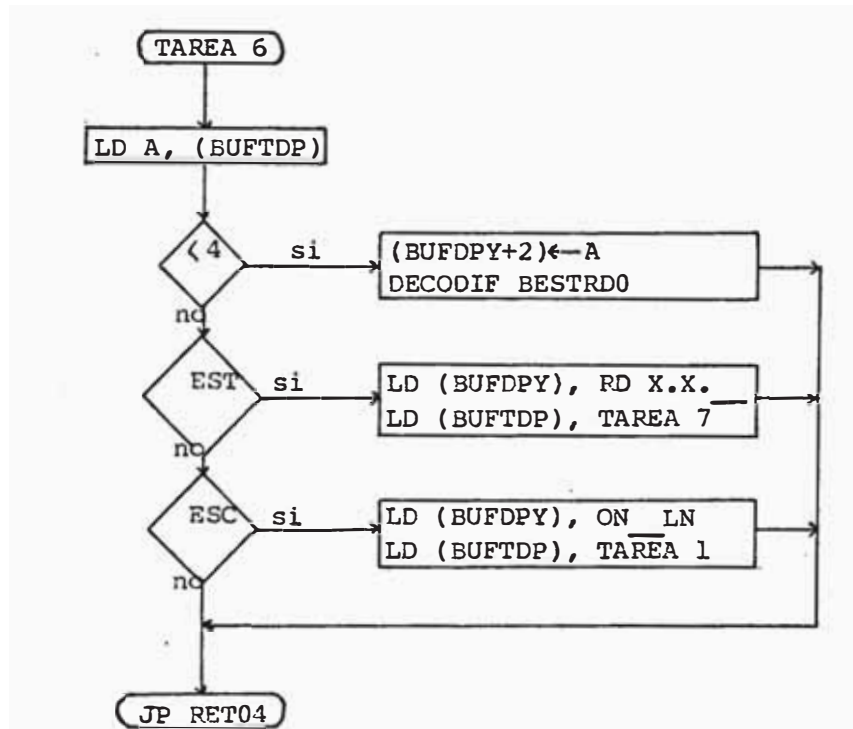


Figura 83

Tarea 7 : Tecla Estado de Receptor de Dígitos Fue Presionada

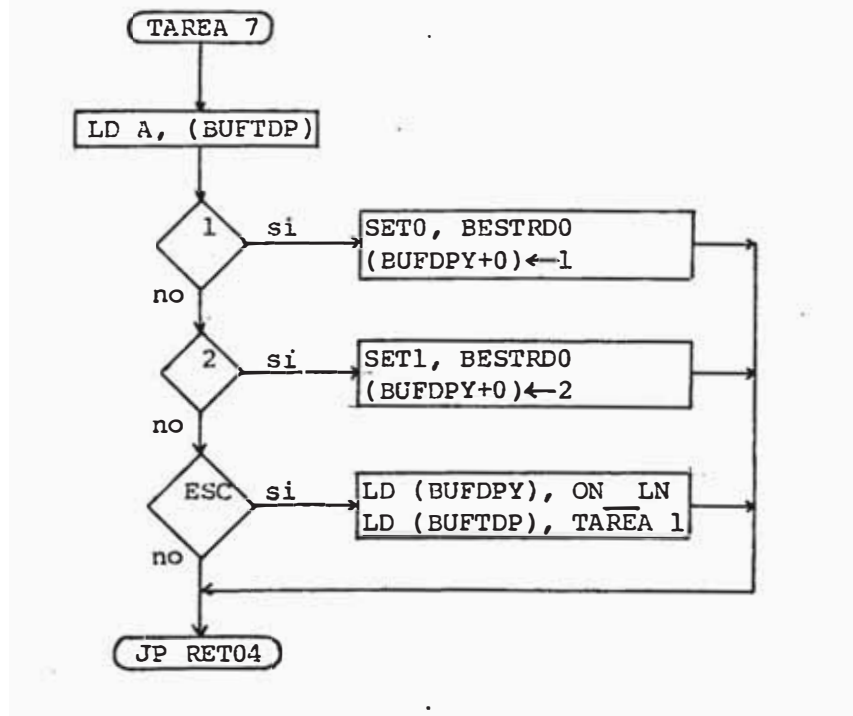


Figura 84

Tarea 8 : Receptor Emisor R2 fue Presionada

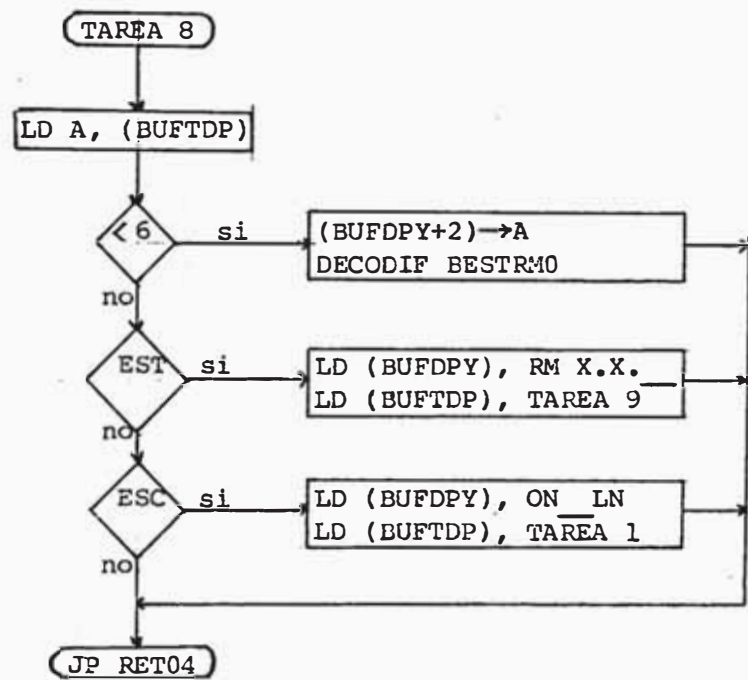


Figura 85

Tarea 9 : Tecla Estado de Receptor-Emisor R2 fue Presionada

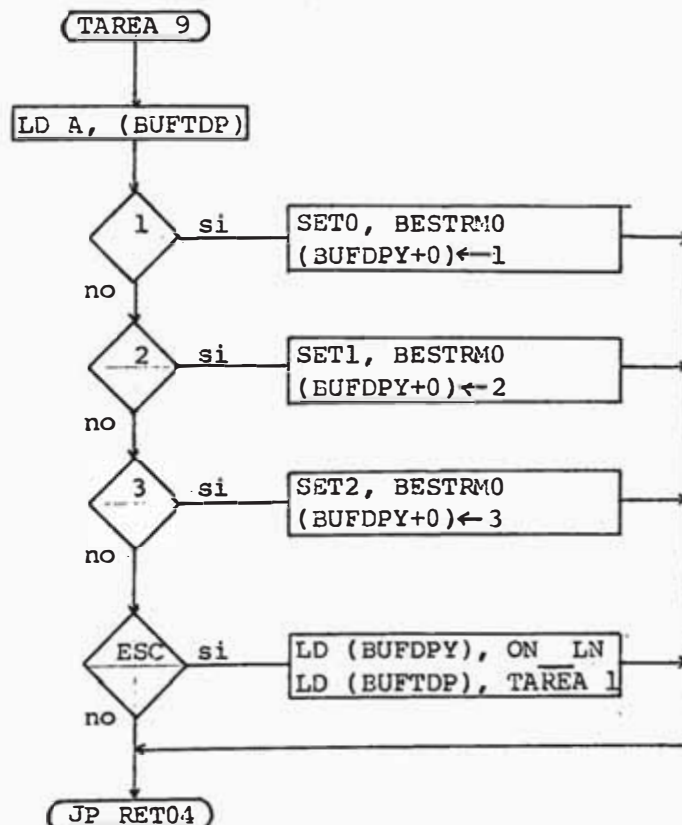


Figura 86

3.4.2 Programa Paralelo de Interrupciones

A. Módulo de Exploración del Estado de los Abonados

Este módulo realiza el monitoreo de los hilos M de todos los circuitos de línea (PORTABS), y los almacena en la tabla de exploración de abonados (TEXPAB), luego las variaciones de los hilos M son analizadas y almacenadas en la tabla de estados del abonado.

- Inicializa el registro "B" con el número de puertos de abonado (NBLOQAB).
- Se lee el puerto de abonados (PORTAB) el cual es almacenado en la tabla de exploración de abonados (TEXPAB).
- Se decrementa el registro "B" para determinar si terminó con la lectura de los puertos de abonado.
- Finalizado el proceso anterior, inicializa el registro "B" con (NBLOQAB), el registro "DE" con el inicio de la tabla de exploración de abonados (TEXPAB) y el registro "C" con el número de abonado por bloque (NABBLOQ).
- El módulo determina el estado de cada abonado y lo almacena en el buffer de estado de abonado (BESTAB1).
- Finalizado este proceso se retorna al programa de interrupciones.

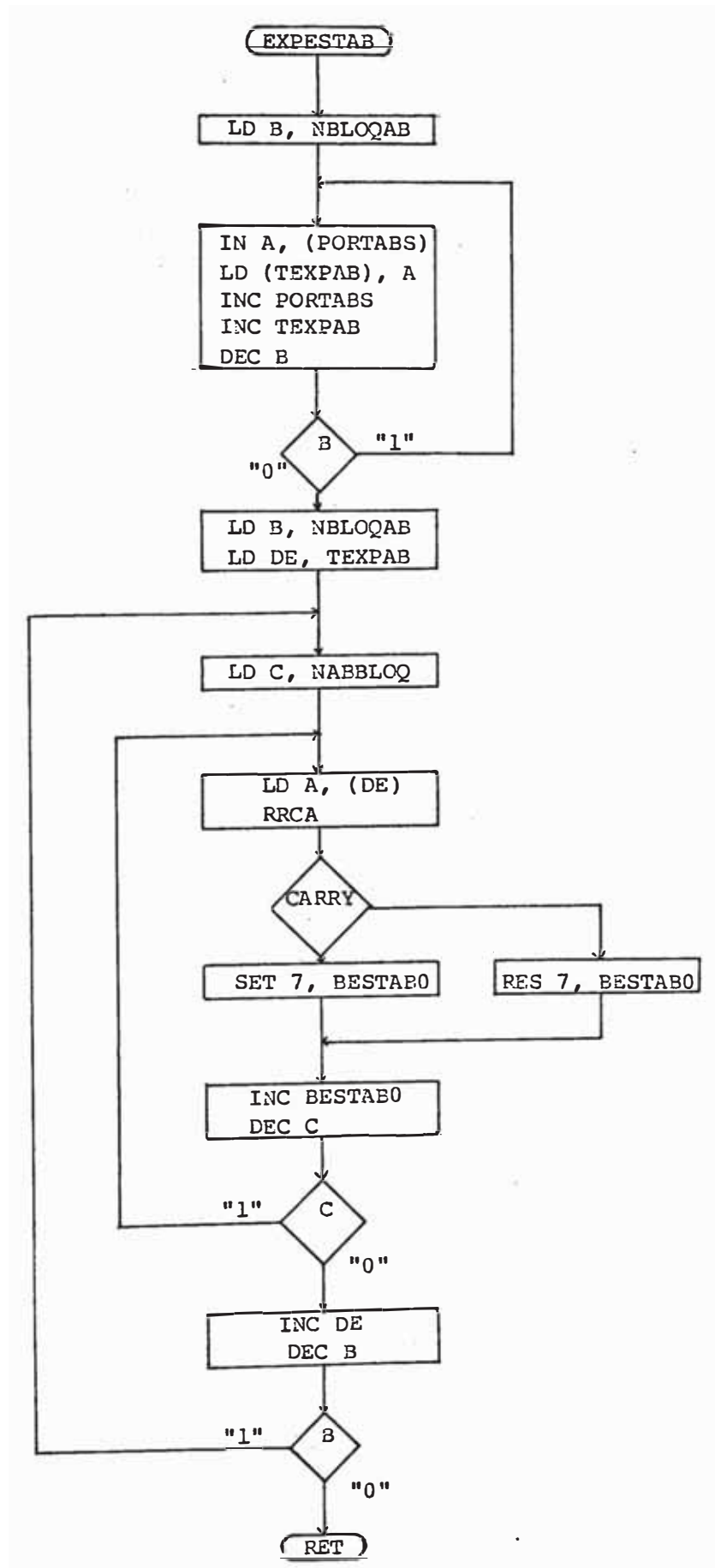


Figura 87

B. Módulo de Filtrado y Actualización del Estado de Abonados

Para comprender el funcionamiento de este módulo, deben definirse los siguientes parámetros:

Estado Actual del Abonado, es la condición en la que se encuentra el abonado.

Estado Anterior del Abonado, es la condición en la que se encontraba el abonado.

Variación del Estado del Abonado, registra los cambios en el estado del abonado.

Esta información es registrada en el buffer de estados dinámicos (BESTAB1), donde:

DATA 5 (D5), variación del estado del abonado.

DATA 6 (D6), estado anterior del abonado.

DATA 7 (D7), estado actual del abonado.

Este módulo realiza el filtrado de las variaciones espúreas ó el ruido inherente a los circuitos, determinando con los parámetros anteriores (D5, D6 y D7) el estado real del abonado. Cuando hay variación en el estado del abonado esto es almacenado en el buffer de abonado (BUFAB). Este buffer es utilizado por el módulo de abonado para realizar la tarea correspondiente.

En la figura 88 se observa que el módulo inicializa el

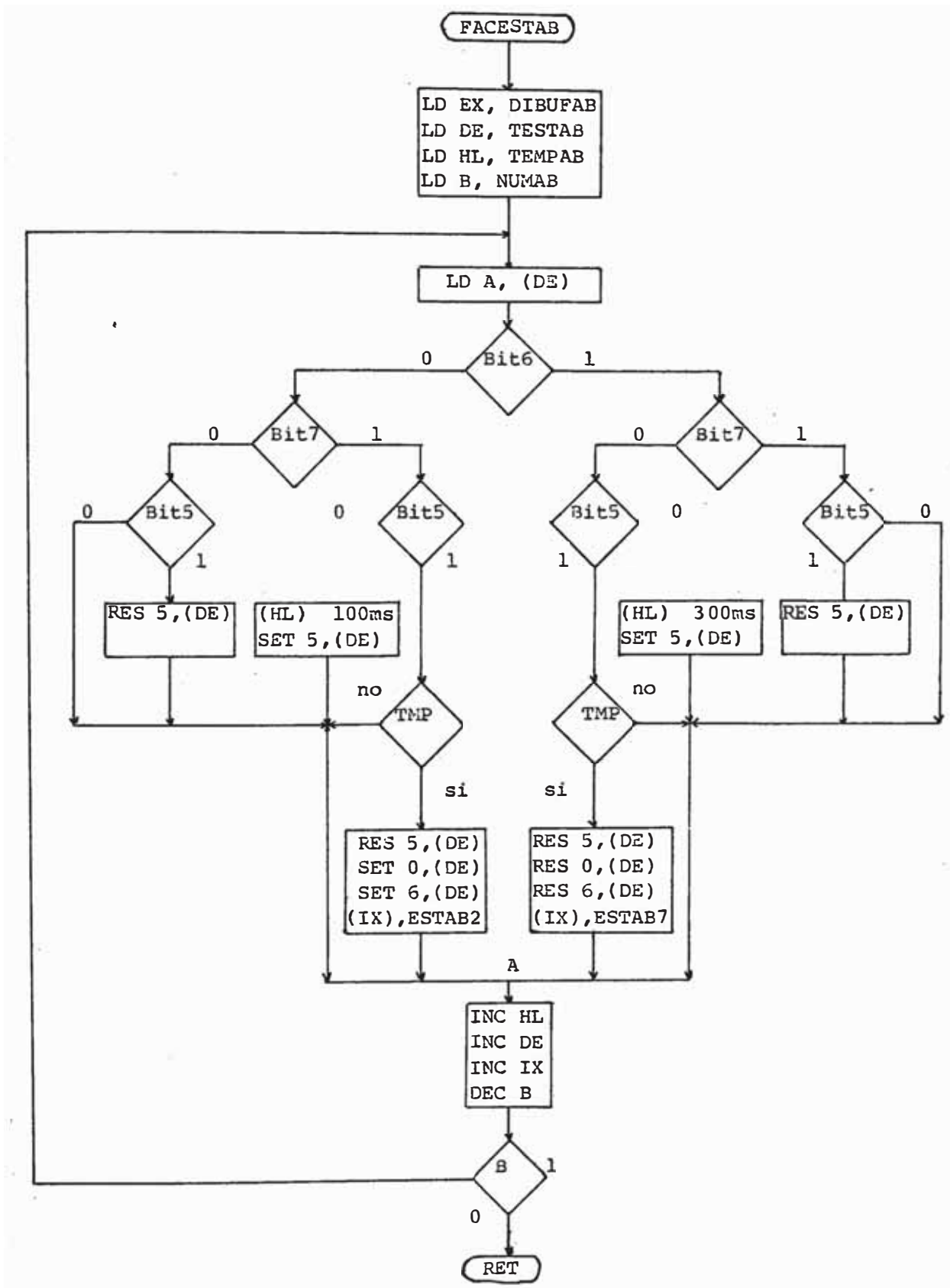


Figura 88

registro "IX" con la dirección inicial de la tabla de buffer de abonados, el registro "DE" con la dirección inicial de la tabla de estados de abonado, el registro "HL" con la dirección inicial de la tabla de estados de abonado y el registro "B" con el número de abonados. Luego carga en el registro "A" el buffer de estados del 1er. abonado y analiza el Bit6 (estado anterior del abonado).

Determina si el teléfono estaba colgado ó descolgado

Caso 1: Estaba colgado (Bit6=0), luego determina si el teléfono esta colgado o descolgado (Bit7).

- Está colgado (Bit7=0), entonces determina si existió variación en el análisis anterior, en el estado del teléfono (Bit5).

No existió variación (Bit5=1), el módulo va hacia el punto A.

Existió variación (Bit5=1), el módulo rese-
tea el Bit5 y va hacia el punto A.

- Esta descolgado (Bit7=1), entonces determina si existió variación en el análisis anterior en el estado del teléfono (Bit5).

No existió variación (Bit5=0), el módulo inicializa el temporizador de descolgado, setea el Bit5 y va hacia el punto A.

Existió variacion (Bit5=1), entonces deter-
mina si venció temporización.

Si no venció temporización el módulo va ha-

cia el punto A.

Si venció temporización el módulo resetea el Bit5, setea el Bit0 y Bit6, actualiza el estado del abonado (ESTAB2) y va hacia el punto A.

Caso 2: Estaba descolgado (Bit6=1), luego determina si el teléfono esta colgado ó descolgado (Bit7)

- Esta descolgado (Bit7=1), entonces determina si existió variación en el análisis anterior en el estado del teléfono (Bit5).

No existio variación (Bit5=0), el módulo va hacia el punto A.

Existió variación (Bit5=1), el módulo resetea el Bit5 y va hacia el punto A.

- Está colgado (Bit7=0), entonces determina si existió variación en el análisis anterior en el estado del teléfono (Bit5).

No existió variación (Bit5=0), el módulo inicializa el temporizador de colgado, setea el Bit5 y va hacia el punto A.

Existió variación (Bit5=1), entonces determina si venció temporización.

Si no venció temporización el módulo va hacia el punto A.

Si venció temporización el módulo resetea el Bit5, Bit0 y Bit6, actualiza el estado del abonado (ESTAB7) y va hacia el punto A.

En el punto "A" el módulo incrementa los registros HL,

DE e IX para realizar el análisis del segundo abonado, de esta manera cada vez que se incrementen estos registros analizaremos el siguiente abonado. El registro "B" contiene el número de abonados y decrementándolo hasta llegar a 0, analizaremos el total de abonados y luego retornaremos al programa de interrupciones.

C. Módulo de Exploración del Estado de las Troncales

Este módulo realiza el monitoreo de los hilos M de todos los circuitos de troncal (PORTTCS), y los almacena en la tabla de exploración de troncales (TEXPTC), luego las variaciones de los hilos M son analizadas y almacenadas en la tabla de estados de la troncal.

- Inicializa el registro "B" con el número de puertos de troncal (NBLOQTC).
- Se lee el puerto de troncales (PORTTC) el cual es almacenado en la tabla de exploración de troncales (TEXPTC).
- Se decrementa el registro "B" para determinar si terminó con la lectura de los puertos de troncales.

Finalizado el proceso anterior, inicializa el registro "B" con (NBLOQTC), el registro "DE" con el inicio de la tabla de exploración de troncales

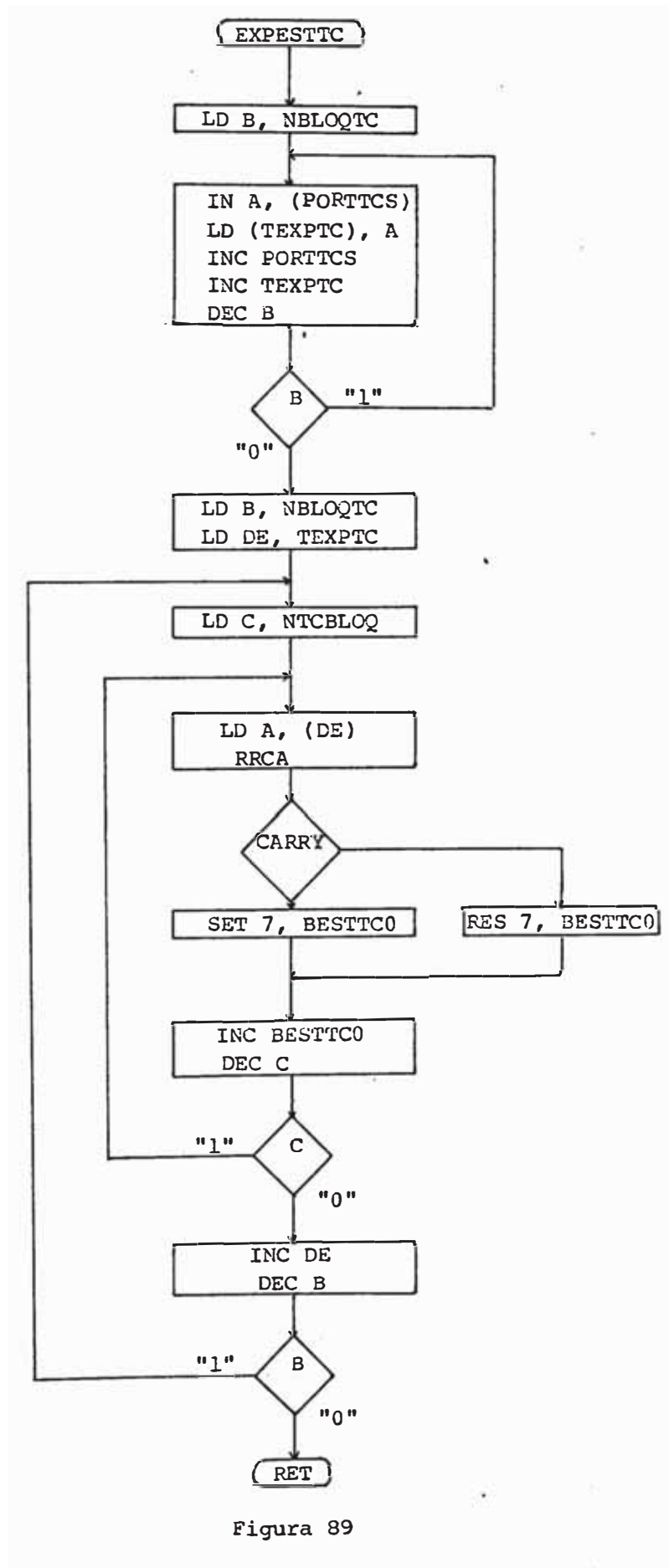


Figura 89

(TEXPTC) y el registro "C" con el número de troncales por bloque (NTCBLOQ).

- El módulo determina el estado de cada troncal y lo almacena en el buffer de estado de troncal (BESTTC1).
- Finalizado este proceso se retorna al programa de interrupciones.

D. Módulo de Filtrado y Actualización del Estado de la Troncal.

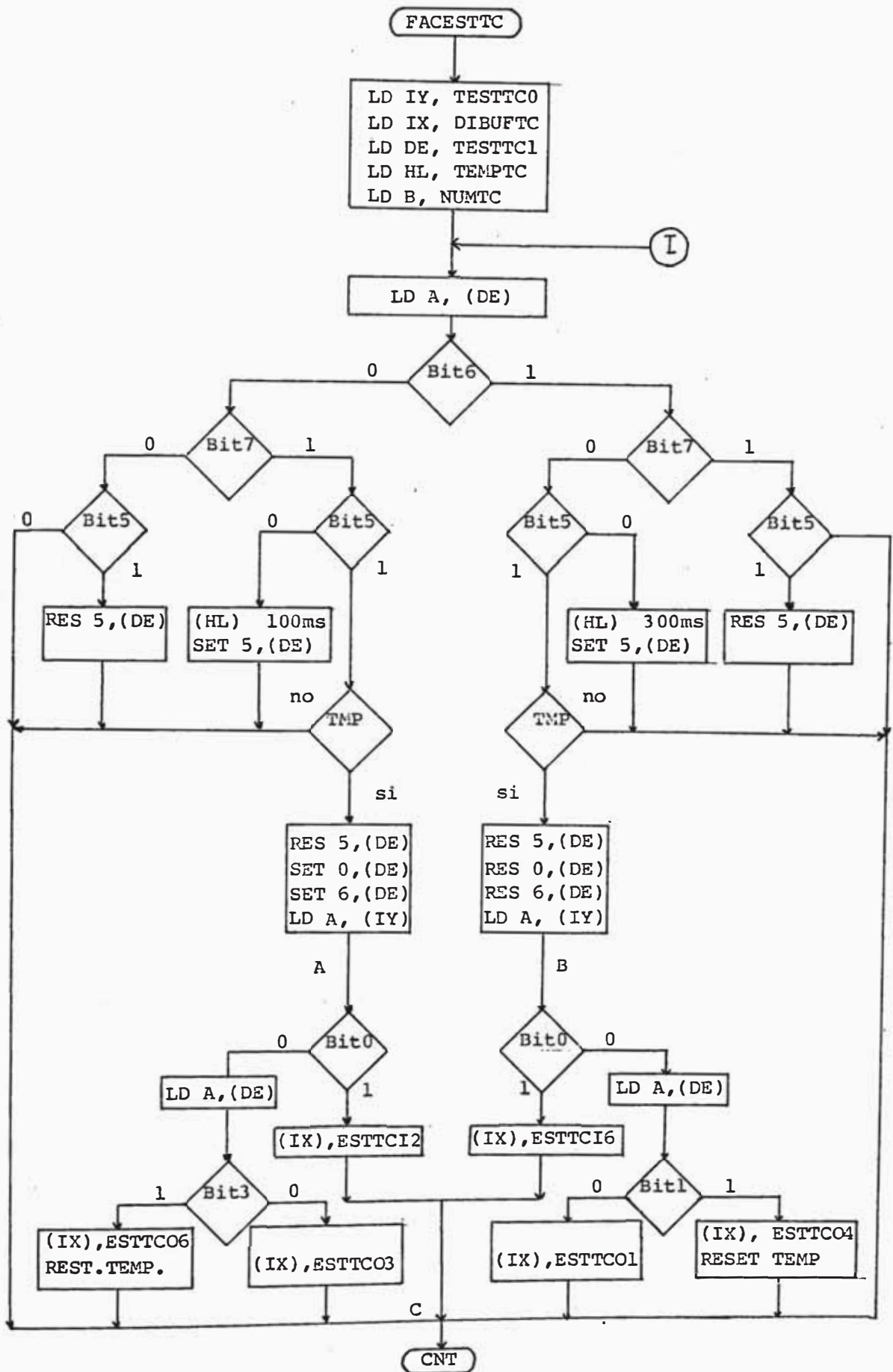
El filtrado del estado de las troncales es igual al de los abonados, la actualización del estado de las troncales es distinta porque se tiene que determinar el tipo de troncal y el estado anterior de la troncal tal como se verá en la siguiente explicación:

Como podemos observar el diagrama de la figura 90 es similar al de los abonados, la diferencia está desde el punto "A" y "B" hasta el "C".

Caso 1: En el punto "A" se determina si la troncal es ITEM ú OTEM (Bit0 de ESTTC0).

- La troncal es ITEM (Bit0=1), entonces el módulo actualiza el estado de la troncal (ESTTCI2) y va hacia el punto "C".

- La troncal es OTEM (Bit0=0), entonces el módulo carga en el registro "A" el buffer de estado 1 para analizar el estado en que se



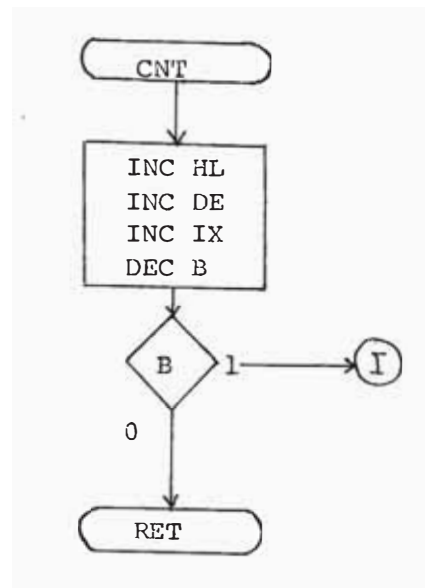


Figura 90

encontraba la troncal.

Si se encontraba en liberación hacia adelante (Bit3=1), el módulo actualiza el estado de la troncal (ESTTC06), inicializa el temporizador de troncal y va hacia el punto "C". Si se encontraba en señalización el módulo actualiza el estado de la troncal (ESTTC03) y va hacia el punto "C".

Caso 2: En el punto "B" también se determina si la troncal es ITEM ú OTEM (Bit0 de ESTTC0).

- La troncal es ITEM (Bit0=1), entonces el módulo actualiza el estado de la troncal (ESTTCI6) y va hacia el punto "C".

- La troncal es OTEM (Bit0=0), entonces el módulo carga en el registro "A" el buffer de estado 1 para analizar el estado en que se encuentra la troncal.

Si se encontraba en conversación el módulo actualiza el estado de la troncal (ESTTCO4), inicializa el temporizador de la troncal y va hacia el punto "C".

Si se encontraba en liberación de guarda el módulo actualiza el estado de la troncal (ESTTCO1) y va hacia el punto "C".

En el punto "C" el módulo realiza las mismas operaciones que en punto "A" del módulo de abonados.

E. Módulo de Actualización de Temporizadores

Este módulo realiza la actualización del reloj patrón y los contadores de abonados.

En la figura 91 se observa:

Actualiza el contador de vigésima de segundo.

Determina si llegó a un segundo.

- Si no llegó a 1 segundo, retorna al programa de interrupciones.

- Si llegó a 1 segundo, reinicializa el contador (SUBSEG) e incrementa el contador de segundos (SEGUNDO).

Finalmente actualiza el estado de los contadores de los abonados y retorna al programa de interrupciones.

F. Módulo de Atención de Teclado y Display

Este módulo realiza el monitoreo del teclado y display

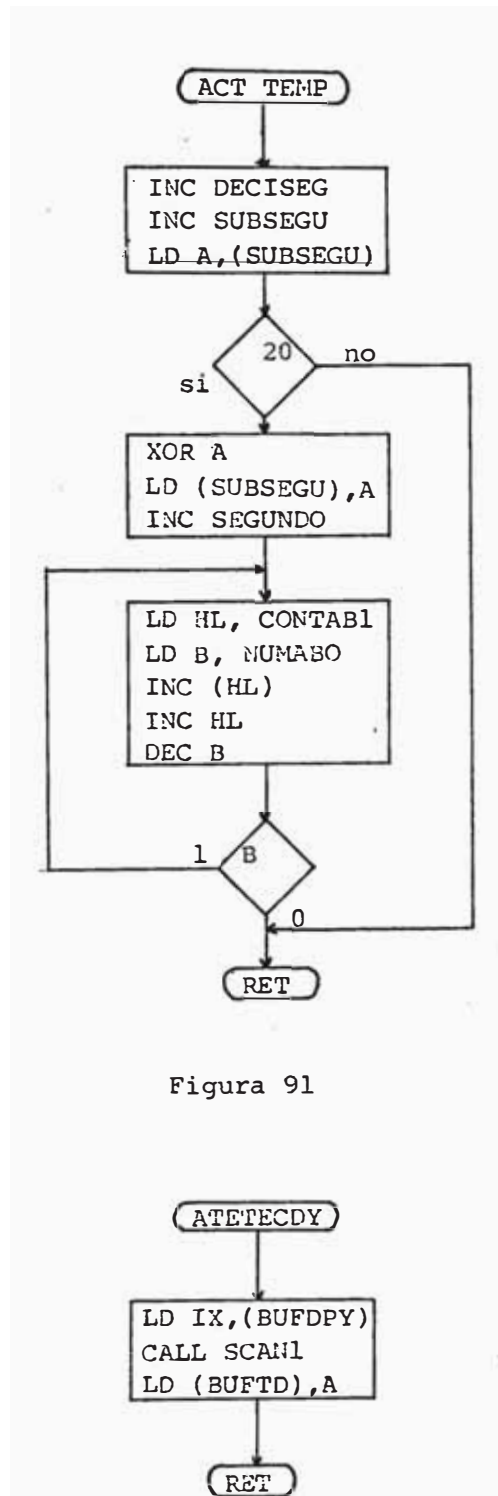


Figura 91

Figura 92

por una sola vez cada vez que se corre el programa de interrupciones.

En la figura 92 se observa:

Inicializa el registro IX con la posición del bu-

ffer de display.

- Realiza el monitoreo del teclado y display de derecha a izquierda.
- SCAN1 entrega en el registro A la tecla presionada que es almacenada en el buffer de teclado (BUFTD).

CONCLUSIONES

01. Las tarjetas fueron implementadas en circuitos impresos (diseñado con el paquete Smartwork) y luego fueron sometidas a pruebas individualmente realizando los ajustes necesarios, obteniéndose finalmente resultados satisfactorios por lo tanto los diagramas circuitales muestran un circuito real.
02. Al realizar las pruebas del filtro a utilizar para reconstruir la señal muestreada, se encontró que el diseño óptimo era el Chebyshev de dos polos porque para mejorar la calidad de la señal se debe incrementar el número de polos en el orden de 20:1, es decir nuestro filtro debe tener 40 polos. La implementación de este circuito con dispositivos discretos no es recomendable por la cantidad de ellos y por el espacio que ocuparían.
03. La matriz de conmutación tiene una relación de concentración de 8:1. Esta relación puede ser mejorada en 4:1 incrementando la velocidad de muestreo y utilizando circuitos operacionales con una impedancia de entrada del orden de 1000M (circuitos operacionales LF).
04. La matriz de conmutación por su diseño es muy flexible y puede ser utilizada en múltiples aplicaciones como es, tablero de

operadora, concentrador de líneas, central rural, centrales privadas (PBX), etc..

05. El convertidor de -48VDC a $\pm 12\text{VDC}$ es un inversor que oscila a 60Hz , debido a que utiliza un transformador de núcleo de hierro. Para evitar que esta frecuencia se induzca al sistema y a otros sistemas que se encuentre conectados a la fuente de 48VDC el convertidor tiene un filtro L-C a la entrada que elimina esta inducción, este filtro es voluminoso y caro. Pero si utilizamos un transformador de núcleo de ferrita el inversor oscilaría a 25KHz eliminando de esta manera el filtro L-C y necesitando solamente un condensador de bajo valor. No se implementó el convertidor con un transformador de núcleo de ferrita por no existir en el mercado nacional.
06. En el transcurso de las pruebas de Hardware se encontró que la tierra digital era ruidosa y que esto se inducía en los circuitos analógicos por la tierra. Para disminuir este efecto es necesario separar la tierra digital de la tierra analógica y unir las en la barra principal a la cual llegan todas las tierras del sistema.
07. Es recomendable utilizar impresos de fibra de vidrio por su consistencia, duración y resistencia al efecto del medio ambiente.
08. Los módulos de Software han sido simulados en el computador obteniéndose resultados favorables que indican un buen funciona-

- miento en el control del sistema.
09. Actualmente el sistema se encuentra en prueba con todas las tarjetas funcionando simultaneamente no mostrando problemas de Hardware y el Software se encuentra en la etapa de optimización.
 10. El sistema tiene inicialmente 18 troncales OTEM y 06 ITEM que pueden ser reprogramadas de acuerdo al tráfico que curse el sistema cuando esté en pruebas de campo.
 11. En una próxima etapa se puede modificar y aumentar el Software para realizar rutinas de mantenimiento del sistema y poder determinar posibles fallas.
 12. El sistema fue diseñado solo con la finalidad de brindar servicio a teléfonos con botonera Keytone porque a priori se sabia que se utilizarían estos teléfonos. Para que el sistema atienda teléfonos con disco es necesario diseñar otra tarjeta en base al circuito integrado M959 de Teltone que es un detector de pulsos. (La hoja de datos del M-959 se encuentra en el anexo A).

BIBLIOGRAFIA

01. USER'S MANUAL MPF-I
MULTITECH INDUSTRIAL CORPORATION
HSINCHU TAIWAN 300, R.O.C.
02. MANUAL DE OPERACION DE DCS-20
TELEDATA COMMUNICATION LTD.
BEIT MERCAZIM P.O.B. 2003 ISRAEL.
03. SMARTWORK
WINTEK CORPORATION
LAFAYETTE, INDIANA 47904-2993.
04. MAINTENANCE AND REPAIR MANUAL MOD-20
REPUBLIC TELCOM SYSTEMS
BOULDER COLORADO USA.
05. LINEAR DATA BOOK
NATIONAL SEMICONDUCTOR
06. CMOS DATABOOK
NATIONAL SEMICONDUCTOR
07. BUILD YOUR OWN Z80 COMPUTER
STEVE CIARCIA
BYTE BOOKS/MC GRAW-HILL.
08. MASTER REPLACEMENT GUIDE
SILVANIA ECG SEMICONDUCTORS
09. CIRCUIT DESIGN FOR ELECTRONIC INSTRUMENTATION
DAROLD WOBSCHELL
10. DESIGNING WITH TTL INTERGRATED CIRCUITS
ROBERT L. MORRIS AND JOHN R. MILLER
MC GRAW-HILL BOOK COMPANY

11. DIGITAL INTEGRATED ELECTRONICS
TAUB-SCHILLING
MAC GRAW-HILL INC.

12. OPERATIONAL AMPLIFIERS
ANALYSIS AND DESIGN
FOX

13. NORMAS DE SENALIZACION R2
FASCICULO VI.4
CCITT

14. MANUAL DEL SISTEMA PRX205
PHILIPS TELECOMUNICATIE INDUSTRIE B.V.
HILVERSUN, HOLLAND

15. TTL DATA BOOK
NATIONAL SEMICONDUCTOR